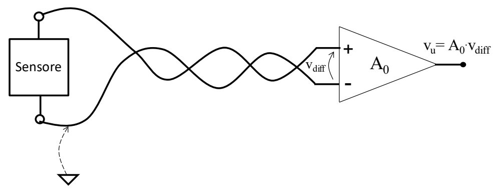
7

AMPLIFICATORI A DUE INGRESSI

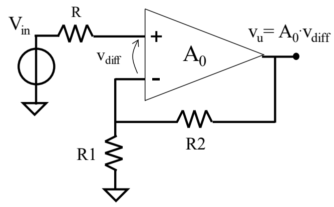
7.1 CIRCUITI A DUE INGRESSI : INTRODUZIONE

Nell'elettronica circuitale moderna hanno grandissima importanza gli **amplificatori a due ingressi** (spesso chiamati "amplificatori differenziali") di cui gli Amplificatori Operazionali sono la realizzazione commerciale più nota. Il loro uso è molto frequente :

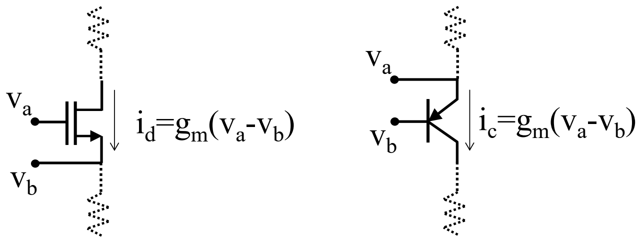
i) in tutti quei casi in cui sia vantaggioso **amplificare una differenza di potenziale** resa direttamente disponibile da un trasduttore senza utilizzare il riferimento di massa;



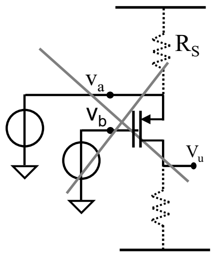
ii) in tutte le applicazioni in cui sia necessario disporre di un secondo morsetto per riproporre all'ingresso una frazione del segnale di uscita e realizzare così dei **comodi circuiti reazionati** (cfr. Cap. 10-12). In effetti la realizzazione di circuiti retroazionati è la ragione principale che ha spinto i progettisti di circuiti elettronici a proporre stadi con due ingressi.

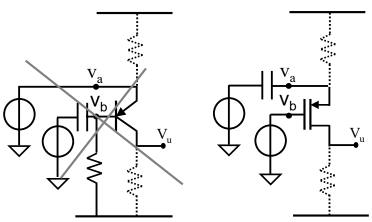


Se avessimo il compito di progettare un amplificatore a due ingressi, il cui guadagno dipenda dalla differenza di tensione tra di essi, potremmo semplicemente pensare di *accedere contemporaneamente al morsetto di Gate (Base) ed al morsetto di Source (Emettitore) di un transistore* in modo da agire direttamente sui due morsetti di comando del transistore e produrre una corrente che dipenda dalle due tensioni:



Benchè l'idea sia semplice, la realizzazione non è comunque banale. Ad esempio non potremmo collegare direttamente due generatori di tensione ideali riferiti a massa ai due morsetti dei transistori sopra mostrati perché azzereremmo il comando di polarizzazione ed escluderemmo parti di circuito (la resistenza R_S nell'esempio a lato).





Bisognerebbe necessariamente pensare ad un accoppiamento in AC, almeno per uno dei due ingressi, cosa peraltro difficile se non impossibile da realizzare in un circuito integrato.

Si noti inoltre che i due ingressi degli esempi appena fatti hanno **diversa tensione DC** e **diversa impedenza** mostrata su segnale. Entrambe queste situazioni sono scomode nella pratica applicativa.

Per superare questi ostacoli potremmo pensare di accedere ad uno dei due morsetti del transistore tramite uno stadio a follower. Due proposte tra le tante possibili sono mostrate nella Fig.7.1. Una inserisce un follower per accedere al Source, l'altra inserisce un follower per accedere al Gate. Entrambe sono state realizzate con l'attenzione di riportare i due ingressi, V_a e V_b, del nuovo sistema ad essere allo stesso valore DC, aspetto che è molto comodo nella pratica.

La soluzione di aggiungere un follower al semplice transistore iniziale è in effetti corretta ed efficace. La configurazione di transistori alla sinistra della Fig.7.1 è tipica dello stadio di ingresso degli amplificatori operazionali (OpAmp) e viene consuetudinalmente chiamata "stadio differenziale". In essa infatti si sono pareggiate le impedenze di ingresso dei due morsetti ad un valore alto (nel caso di MOSFET addirittura infinito), rendendo questo stadio ideale quando si vogliano leggere segnali entrambi di tensione. Si noti come in questo caso, grazie alla simmetria, si perda l'identità di chi sia il follower e chi sia il transistore di segnale!

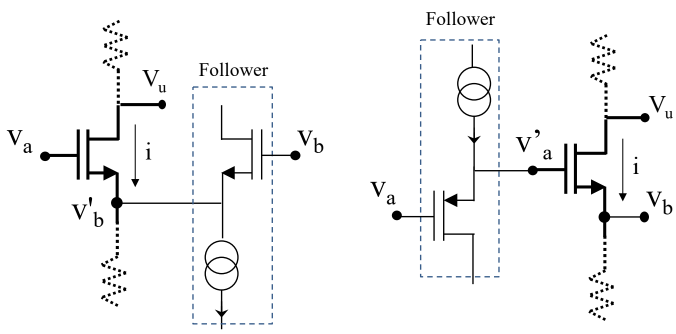


Fig. 7.1 *Possibili connessioni di un follower ad un singolo transistore in modo da accedere al secondo dei due ingressi ed ottenere uno stadio con due ingressi allo stesso valore DC: (a sinistra) Follower per accedere al Source, ottenendo la stessa alta impedenza di ingresso, tipico degli OpAmp; (a destra) Follower per accedere al Gate, ottenendo ingressi uno ad alta ed uno a bassa impedenza, tipico degli amplificatori a retroazione di corrente.*

Nella soluzione di destra della Fig.7.1 invece le impedenze di ingresso ai due morsetti sono diverse (bassa in *b*, alta in *a*). Questa configurazione è tipica dello stadio di ingresso degli amplificatori operazionali a feedback di corrente in cui un ingresso, quello appunto ad alta impedenza, è specializzato a leggere un segnale di tensione mentre l'altro, quello a bassa impedenza, un segnale di corrente che proviene dall'anello di retroazione.

Entrambi i circuiti della Fig.7.1 possono essere analizzati come un qualsiasi circuito a più transistori per trovarne la funzione di trasferimento tra ingresso ed uscita, come abbiamo imparato nei capitoli precedenti. Tuttavia essi presentano delle particolarità di comportamento che è opportuno mettere in evidenza specificatamente.

7.2 CIRCUITI DIFFERENZIALI CON INGRESSI AD ALTA IMPEDENZA

Pensiamo al circuito della Fig.7.2, che prende spunto da quello appena visto nella Fig.7.1 di sinistra. Ci si ponga l'obiettivo di calcolare le correnti di segnale, i_{d1} ed i_{d2}, innescate dai ***segnali di tensione v_1 e v_2 qualsiasi, cioè aventi ampiezza qualsiasi e fase relativa qualsiasi***.

7.2.1 Polarizzazione dello stadio differenziale

Innanzitutto occorre **polarizzare** il circuito. Quando i generatori di segnale v_1 e v_2 sono spenti, la tensione dei Gate è a 0V. Per come sono collegati i due transistori, supposti uguali, avranno la stessa V_{GS} e quindi porteranno la stessa corrente, pari a metà di I. Impostando un sistema di bilancio delle correnti al nodo di Source,

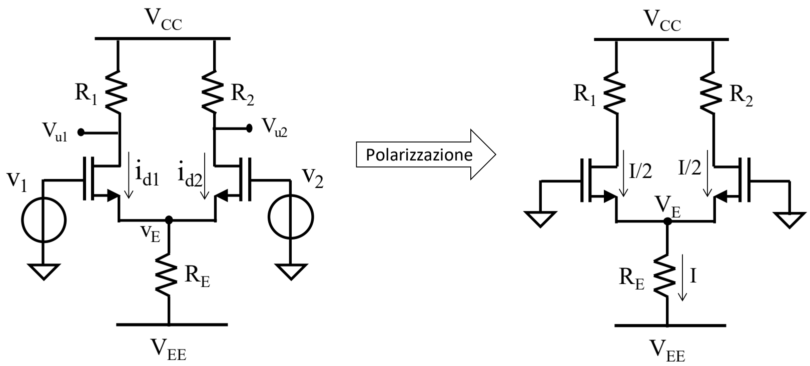
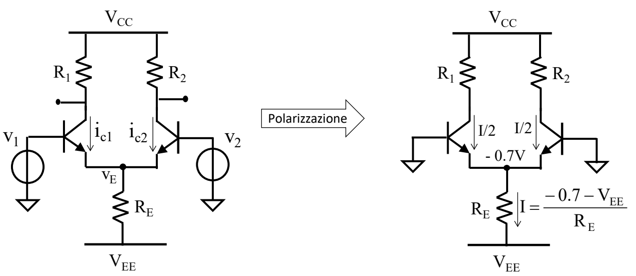


Fig. 7.2 *Tipico stadio a due ingressi ad alta impedenza in cui siano applicati due segnali di tensione, V_1 e V_2, qualsivoglia in valore ed in fase. A destra la polarizzazione del circuito in cui ogni transistore porta necessariamente metà della corrente I che scorre nel ramo di coda.*

$$\begin{cases} \dfrac{I}{2} = k[(0 - V_E) - V_T]^2 \\ \dfrac{V_E - V_{EE}}{R_E} = I \end{cases}$$

si potrà trovare I_D=I/2 di ogni MOSFET, la loro g_m e la tensione dei Drain.

La polarizzazione è ancora più semplice da calcolare nel caso dei BJT in cui l'emettitore sarà a $V_E \cong -0.7V$ e la corrente totale del ramo di coda è direttamente calcolato come $I=(-0.7-V_{EE})/R_E$.



7.2.2 Comportamento su piccolo segnale

Per studiare la risposta lineare del circuito quando applichiamo due piccoli segnali qualsiasi v_1 e v_2 all'ingresso, dobbiamo fare il bilancio di corrente al nodo di Source (Emettitore):

$$(v_1 - v_E) \cdot g_m + (v_2 - v_E) \cdot g_m = \frac{v_E}{R_E} \tag{7.1}$$

da cui si ottiene

$$(v_1 + v_2) \cdot g_m = v_E \cdot (2 \cdot g_m + \frac{1}{R_E}) \tag{7.2}$$

e quindi, in funzione dei due segnali v_1 e v_2 applicati all'ingresso:

$$v_E = (v_1 + v_2) \cdot \frac{R_E}{2 \cdot R_E + \frac{1}{g_m}} \tag{7.3}$$

Consideriamo ora <u>due casi particolari di segnali di ingresso</u>:

i) $\mathbf{v_1 = -v_2}$, in cui i segnali ai due ingressi siano in perfetta controfase e di pari ampiezza. Questo tipo di segnale è chiamato "***segnale differenziale***" ($\mathbf{v_{diff} = v_1 - v_2}$);

ii) **$v_1 = v_2$**, in cui i segnali ai due ingressi siano in perfetta fase e di pari ampiezza, segnale chiamato "***segnale di modo comune***" (**$v_{cm} = v_1 = v_2$**);

SCOMPOSIZIONE DI UN GENERICO SEGNALE
IN UNA COMPONENTE DIFFERENZIALE ED UNA DI MODO COMUNE

Qualunque siano i segnali v_1 e v_2 in ingresso ad un circuito, ci si può sempre ricondurre ai due casi di <u>segnale differenziale</u> e <u>segnale di modo comune</u>.

Esempio : supponiamo che i segnali di ingresso siano

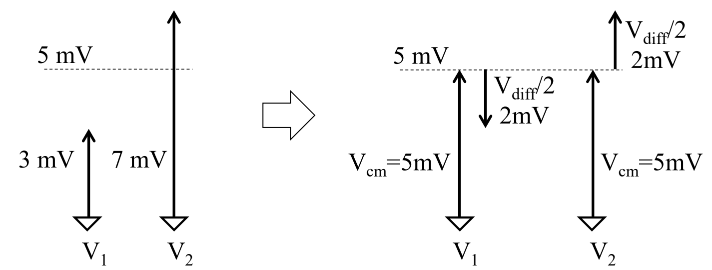
$$v_1 = 3mV \qquad v_2 = 7mV$$

Essi possono essere riscritti come :

$$v_1 = \frac{3+7}{2} + \frac{3-7}{2} = v_{cm} - \frac{v_{diff}}{2} \qquad \text{e} \qquad v_2 = \frac{3+7}{2} - \frac{3-7}{2} = v_{cm} + \frac{v_{diff}}{2}$$

$$\mathbf{3mV = 5mV - 2mV} \qquad \mathbf{7mV = 5mV + 2mV}$$

Da cui $\boxed{v_{cm} = 5mV}$ $\boxed{v_{diff} = v_1 - v_2 = -4mV}$



7.2.3 Comportamento sul segnale differenziale

Applicato al circuito un piccolo segnale differenziale, $\mathbf{v_1=-v_2}=v_{diff}/2$, la Eq.(7.3) fornisce

$$v_E = 0$$

e conseguentemente il segnale di corrente nel MOSFET 1 è :

$$i_{d1} = v_1 \cdot g_m = \frac{v_{diff}}{2} \cdot g_m \tag{7.4}$$

Il risultato è molto semplice da interpretare : applicando un segnale positivo (in su) a sinistra ed uno uguale negativo (in giù) a destra (Fig.7.3) si ha che :

i) il punto mediano del circuito (Source) tende a stare fermo ($v_E=0$);
ii) la tensione applicata all'esterno si ripartisce in ugual misura ai capi di ognuno dei due transistori:

$$v_{gs1} = \frac{v_{diff}}{2}, \qquad v_{gs2} = -\frac{v_{diff}}{2}$$

Ciò produce :

iii) variazioni di corrente ($i_{d1}=v_1 \cdot g_m$ e $i_{d2}=-v_2 \cdot g_m$) uguali in valore ma opposte in segno nei due transistori, in aumento alla polarizzazione in T1 ed in diminuzione in T2;
iv) poiché $v_E=0$, la corrente in R_E non cambia e tutta la corrente di segnale è scambiata tra i due MOSFET.

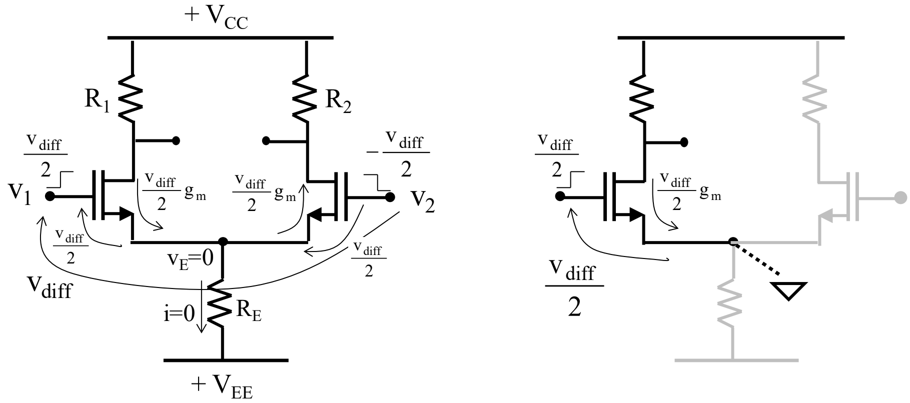


Fig. 7.3 *a) Risposta linearizzata del circuito della Fig.7.2 ad un piccolo segnale differenziale; b) mezzo circuito equivalente sul piccolo segnale differenziale.*

In definitiva la risposta dello stadio sul segnale differenziale è come se ciascuna metà del circuito si comportasse come uno stadio Source (Emettitore) a massa (Fig.7.3*b*), al cui Gate (Base) si immagini applicato solo metà del segnale differenziale globale a disposizione: $v_1=v_{diff}/2$ e $v_2=-v_{diff}/2$.

Concludendo, i segnali di tensione ai Drain sono:

$$v_{u1} = -g_m R_1 \frac{v_{diff}}{2} \qquad v_{u2} = g_m R_2 \frac{v_{diff}}{2} \tag{7.5}$$

Se si considera il caso semplice e del tutto particolare in cui $R_1=R_2=R_L$, allora i segnali sui Drain hanno la stessa ampiezza e sono opposti di segno (sfasati di 180°).

Guadagno del circuito.

Quando il segnale d'uscita di interesse è la differenza tra i valori dei potenziali dei due Drain, lo stadio è detto ad uscita differenziale (*double-ended*) e si avrebbe :

$$v_{ud} = v_{u1} - v_{u2} = -g_m R_L v_{diff}$$

Il **guadagno differenziale** dello stadio è quindi

$$\boxed{G_{diff} = \frac{v_{ud}}{v_{diff}} = \frac{v_{u1}-v_{u2}}{v_1-v_2} = -g_m R_L} \tag{7.6}$$

Si noti come questo guadagno possa essere molto elevato, per esempio sostituendo R_L con un carico attivo (generatore di corrente).

Se il segnale d'uscita fosse prelevato invece solo su un Drain rispetto a massa, lo stadio è detto a singola uscita (*single ended*). In questo caso l'amplificazione del segnale differenziale applicato all'ingresso è

$$\boxed{G_d = \frac{v_{u1}}{v_{diff}} = \frac{v_{u2}}{v_{diff}} = \pm \frac{g_m R_L}{2}} \tag{7.7}$$

dove il segno dipende dalla scelta del morsetto di Drain (Collettore) su cui si preleva il segnale ed il fattore 1/2 evidenzia il fatto che si è utilizzata la variazione della corrente di un solo transistore.

7.2.4 Comportamento sul segnale di modo comune

Si pensi ora di applicare agli ingressi del circuito della Fig.7.2 dei segnali perfettamente in fase e con la stessa ampiezza rispetto a massa, $\mathbf{v_1=v_2=v_{cm}}$ (Common Mode), come nella Fig.7.4. Dalla Eq.7.3 si ottiene

$$v_E = v_{cm} \cdot \frac{2R_E}{2 \cdot R_E + \frac{1}{g_m}} \tag{7.8}$$

a cui corrisponde una corrente di segnale uguale nei due Drain (Collettori)

$$i_{d1} = i_{d2} = (v_1 - v_E) \cdot g_m = v_{cm} \cdot \left(1 - \frac{2R_E}{2 \cdot R_E + \frac{1}{g_m}}\right) \cdot g_m = v_{cm} \cdot \frac{1}{2 \cdot R_E + \frac{1}{g_m}} \tag{7.9}$$

Le tensioni di uscita variano proporzionalmente al valore delle resistenze ad essi collegate:

$$v_{u1} = -\frac{R_1}{2R_e + \frac{1}{g_m}} v_{cm} \qquad v_{u2} = -\frac{R_2}{2R_e + \frac{1}{g_m}} v_{cm}$$

e coincidono quando $R_1=R_2=R_L$.

<u>Guadagno del circuito</u>.

Se lo stadio è *double-ended* e perfettamente simmetrico, entrambe le uscite si muovono insieme e della stessa quantità.

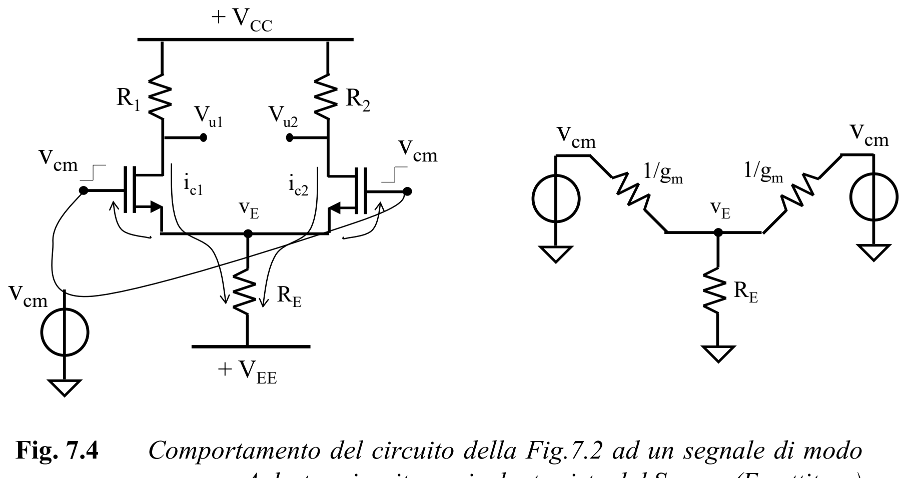


Fig. 7.4 *Comportamento del circuito della Fig.7.2 ad un segnale di modo comune. A destra circuito equivalente visto dal Source (Emettitore) per agevolare il calcolo delle correnti.*

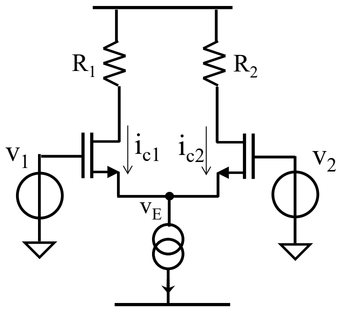
In questo caso si definisce un **guadagno di modo comune** come :

$$\boxed{G_{cm}=\frac{(v_{u_1}+v_{u_2})/2}{v_{cm}}=-\frac{R_L}{2R_e+1/g_m}\cong-\frac{R_L}{2R_e}} \tag{7.10}$$

Si noti in questo caso che il segnale differenziale all'uscita si annulla, v_{u1}-v_{u2}=0.
Se lo stadio è *single-ended,* il rapporto tra il segnale ad una delle due uscite ed il segnale di modo comune all'ingresso è ancora

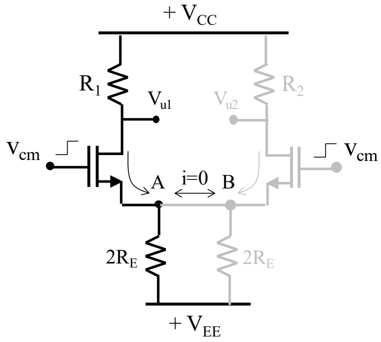
$$\boxed{G=\frac{v_{u1}}{v_{cm}}=\frac{v_{u2}}{v_{cm}}=-\frac{R_L}{2R_e+\frac{1}{g_m}}\cong-\frac{R_L}{2R_e}} \tag{7.11}$$

Si noti che il guadagno di modo comune è basso rispetto a quello differenziale ed addirittura si ridurrebbe a zero se **al posto della resistenza R_E ci fosse un generatore di corrente ideale,** come nello schema accanto.
Il circuito è quindi molto efficace, qualora di interesse, nel rigettare completamente il segnale di modo comune (in fase ai due ingressi) e nel consentire l'amplificazione del solo segnale differenziale (segnali non in fase tra i due ingressi).



GUADAGNO DI MODO COMUNE

La figura sotto ripropone lo stadio della Fig.7.4 modificato formalmente scomponendo la resistenza R_E nel parallelo di due resistenza $2R_E$, in modo da individuare "due circuiti con resistenza di Source". Se lo stadio è simmetrico, quando si forza un segnale v_{cm} di modo comune, tra i punti A e B non passa alcuna corrente. Quindi, ai fini del comportamento sul segnale di modo comune, si può pensare di dividere il circuito in due stadi e verificare come la corrente (7.9) sia generata proprio come in uno stadio con resistenza di Source pari a $2R_E$.



Si noti che se le resistenze di Drain/Collettore R_1 e R_2 non fossero perfettamente uguali o se i due transistori non fossero perfettamente uguali, si avrebbe un segnale differenziale tra le due uscite v_{u1} e v_{u2} anche con un segnale d'ingresso perfettamente di modo comune. Questo effetto produce un **guadagno di conversione da modo comune a modo differenziale**, G_{cd}. Esso non è ben visto, proprio perché genera un segnale considerato "interessante" in uscita senza che all'ingresso vi sia stato l'evento "interessante" che siamo portati ad inferire.

CURIOSO ed INTERESSANTE

Nei capitoli precedenti avevamo visto che per cambiare il guadagno di un circuito bisognava o cambiarne la polarizzazione (per cambiare g_m) o cambiarne la topologia aggiungendo o modificando le resistenze di carico.
Il circuito differenziale è invece un circuito il cui **guadagno dipende dalla fase relativa dei 2 segnali**:
- quando i segnali di ingresso sono in fase il guadagno è bassissimo (G_{cm}), tendente a zero in un circuito realizzato bene;
- quando i segnali di ingresso sono in controfase il guadagno è alto (G_{diff}), tendente ad infinito in un circuito con carico attivo ideale.
Questa diversità di guadagno viene ottenuta senza bisogno di modificare né la topologia né la polarizzazione del circuito !

7.2.5 Reiezione del modo comune

Oltre ai guadagni è usuale introdurre il **rapporto di reiezione del modo comune** (CMRR, Common Mode Rejection Ratio) come

$$\mathrm{CMRR} = \frac{G_{diff}}{G_{cm}} \quad (\textit{double-ended}) \qquad \text{o} \qquad \mathrm{CMRR} = \frac{G_d}{G_{cm}} \quad (\textit{single-ended}) \tag{7.12}$$

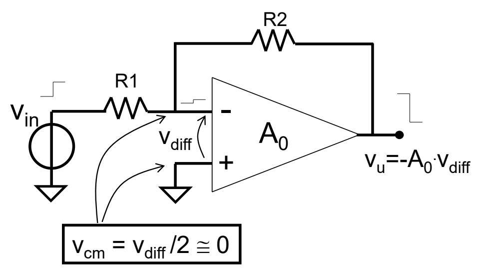
Esso riassume in un solo numero la caratteristica di uno stadio differenziale di amplificare la differenza tra i segnali in ingresso e di non amplificare un movimento concorde dei due ingressi.
In un circuito ben fatto il CMRR assume un valore molto grande, tanto che lo si esprime normalmente in dB. In uno stadio con un generatore di corrente di coda ideale il CMRR sarebbe addirittura infinito.

SEGNALI *DIFF* e *CM* IN UN AMPLIFICATORE OPERAZIONALE

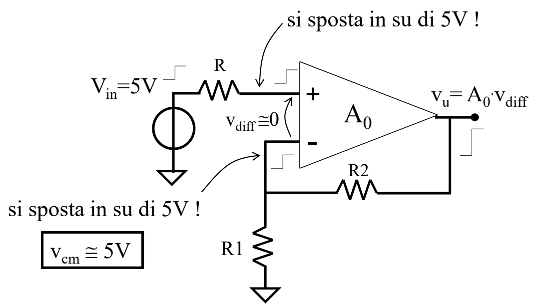
Lo stadio differenziale è il primo stadio all'interno di un OpAmp. In generale al suo ingresso sono presenti segnali di qualsiasi ampiezza e di qualsiasi fase reciproca.

Quando un OpAmp viene retroazionato, il **segnale differenziale**, v_{diff}, al suo ingresso viene amplificato del guadagno differenziale A_0 dell'OpAmp.

In alcune architetture circuitali il **segnale di modo comune** è molto piccolo, come nell'esempio seguente in cui esso è uguale a metà di quello differenziale:



In altre architetture il **segnale di modo comune** è molto grande, pari ad esempio a tutto il segnale applicato:



In entrambi i casi si vuole che l'escursione comune NON alteri il guadagno differenziale dell'OpAmp qualunque ne sia la sua ampiezza. Pertanto si cerca di fare il guadagno di modo comune il più piccolo possibile.
Si vuole invece che il guadagno complessivo del circuito dipenda solo dalla piccolissima quantità v_{diff} e pertanto si cerca di fare G_{diff} il più grande possibile.

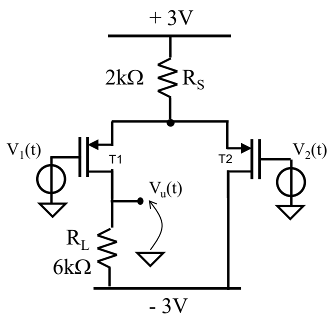
E7.1 *Il circuito accanto utilizza pMOSFET con $|V_T|=0.6V$, $k=350\mu A/V^2$ e $V_A=\infty$.*

a) Calcolare la transconduttanza dei due transistori della coppia differenziale.

b) Valutare l'amplificazione v_u/v_{diff} quando in ingresso viene dato un segnale puramente differenziale $v_{diff}=v_1-v_2=20mV$ con $v_1=+10mV$ e $v_2=-10mV$.

c) Valutare l'amplificazione del circuito ad un segnale in ingresso puramente di modo comune, v_u/v_{cm}, in cui $v_1=+20mV$ e $v_2=+20mV$.

d) Valutare lo spostamento dell'uscita quando in ingresso vengono applicati $v_1=+30mV$ e $v_2=+10mV$ contemporaneamente.

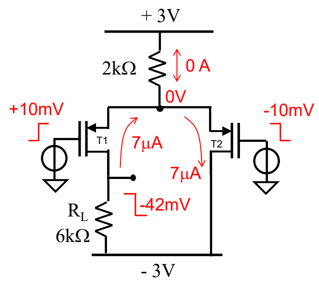


(a) Per calcolare la polarizzazione basta impostare il seguente sistema di bilancio di correnti :

$$\begin{cases} \dfrac{+3V - V_S}{2k\Omega} = 2 \cdot I \\ I = k(V_S - 0 - 0.7)^2 \end{cases}$$

trovando $I=350\mu A$ in ogni transistor, $V_S=1.6V$ e quindi $g_m=700\mu A/V$ ($1/g_m=1430\Omega$) per entrambi i transistori. $V_u=-0.9V$.

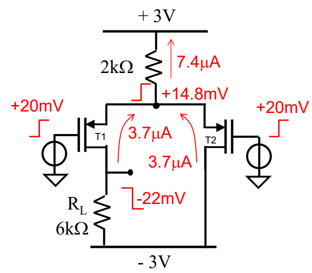
(b) Con segnale puramente differenziale ($v_1=+10mV$ e $v_2=-10mV$), nell'approssimazione lineare la tensione del Source non si muove. Pertanto ogni singolo transistore produce una corrente $i_1=-g_m v_1=-7\mu A$, $i_2=g_m v_2=7\mu A$. L'uscita si sposta in giù di 42mV, $v_u=-42mV$. $G=v_u/(v_1-v_2)=-2.1$. In un buon circuito l'avrei voluto ben più grande !



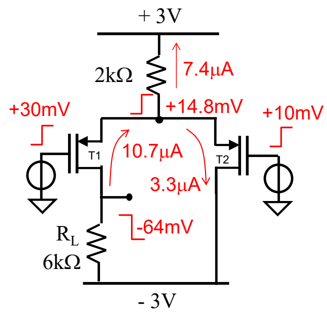
(c) Entrambi i gate si muovono in fase di 20mV : $v_1=+20mV$, $v_2=+20mV$ per cui $v_{cm}=+20mV$. Il source si sposta quindi di 14.8mV secondo la relazione:

$$v_S = v_{cm}\frac{2R_S}{\frac{1}{g_m}+2R_S}$$

Conseguentemente $i_1=i_2=3.7\mu A$ e $v_u=-22mV$. $G=v_u/v_{cm}=-1.1$. In un buon circuito l'avrei voluto ben più piccolo !



(d) Dare v_1=+30mV e v_2=+10mV corrisponde esattamente ad applicare al circuito contemporaneamente il segnale differenziale ed il segnale di modo comune visti prima. Quindi mi basta sommare (con il giusto segno) le correnti prima calcolate, ottenendo v_u=-64mV



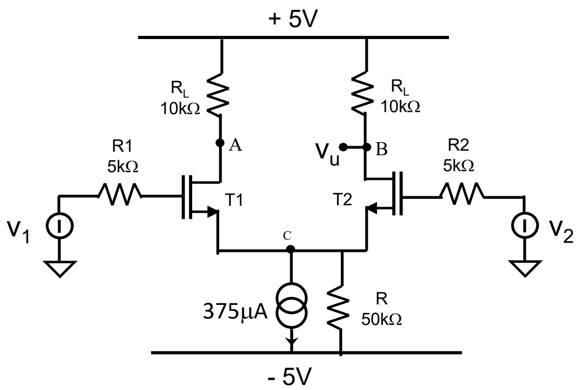
E7.2 *Si consideri il seguente stadio differenziale. Per tutti i MOSFET $|V_T|=1V$ e $k=125\mu A/V^2$.*

*a) Studiare la **polarizzazione** dello stadio, verificando che tutti i transistori operino in zona di saturazione, e calcolare la potenza totale dissipata in condizioni stazionarie.*

*b) Valutare **l'amplificazione** v_u/v_{diff} del segnale differenziale ed il rapporto di reiezione del modo comune.*

*c) Valutare l'intervallo di valori del **segnale di modo comune** per cui tutti i transistori continuano ad operare nella zona di saturazione.*

*d) Valutare l'intervallo di valori del **segnale differenziale** per cui tutti i transistori continuano ad operare nella zona di saturazione.*



(*a*) - Trascurando inizialmente la resistenza R del generatore, si ha, per simmetria, I_2=I_1=187.5μA, da cui V_{GS1}=V_{GS2}=2.22V. Con i Gate di T_1 e T_2 a massa, V_C=-2.22V.

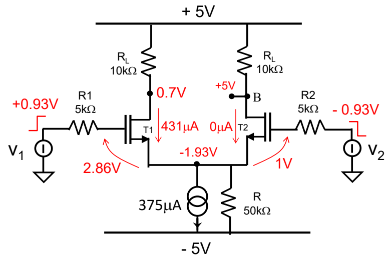
Il contributo ulteriore alle correnti dovuto alla resistenza R è, in prima approssimazione, 2.78/R=56μA, non trascurabile rispetto al valore di 375μA prima calcolato e quindi **I_3=431μA e I_1=I_2=215μA**. I nuovi valori sono V_{GS1}=V_{GS2}=2.3V, V_C=-2.3V e V_A=V_B=2.85V (T_1 e T_2 sono in saturazione). La corrente che fluisce in R è ora pari a 54μA. Questo valore differisce da quello

ottenuto in prima approssimazione (56µA) per meno del 4%, percentuale trascurabile rispetto alle tipiche tolleranze dei parametri dei transistori, e quindi la polarizzazione ottenuta può considerarsi accettabile. Con questi ultimi valori si trova $g_{m1}=g_{m2}=0.325mA/V$ ed una dissipazione pari a 431µA·10V=4.31mW.
Se aveste fatto fin dall'inizio il bilancio di correnti al nodo "c" avreste trovato $I_1=I_2=211µA$, a conferma della bontà del conto per approssimazioni successive fatto.

(*b*) - Lo stadio è *single-ended* con $G_d=R_L \cdot g_m/2=+1.63$ e $G_{cm} \cong -R_L/(2R)=-0.1$, da cui CMRR=24.2dB.

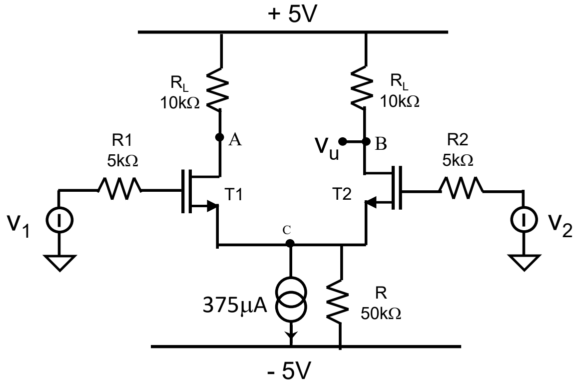
(*c*) - Per stimare la ***dinamica del segnale di modo comune***, si applica lo stesso segnale a v_1 e v_2, pari a v_{cm}.
All'*aumentare* di v_{cm}, i potenziali V_A e V_B scendono. In particolare, per ogni Volt di aumento di $v_1=v_2=v_{cm}$, V_A e V_B diminuiscono di 0.1V. Essendo concesso uno spostamento reciproco del Drain rispetto al Gate di 3.85V (da 2.85V a -1V), si può impostare la relazione $v_{cm}+v_{cm} \cdot 0.1=3.85$ e si trova $v_{cm}=3.5V$.
Al *diminuire* di v_{cm}, il potenziale di C diminuisce. Immaginando il generatore di corrente ideale, potrò scendere fino a Vc=-5V. A questo punto ogni transistore porta $I_1=I_2=375/2$ µA, a cui sappiamo corrispondere una $V_{gs}=2.22V$. Quindi il limite all'escursione negativa di v_{cm} è circa di -2.78V.
In definitiva, la dinamica di modo comune è $-2.8V<v_{cm}<3.5V$.

(d) La stima della ***dinamica del segnale differenziale*** è un po' più difficile perché mentre un transistore aumenta la sua corrente (ed al limite entra in ohmica) l'altro diminuisce la sua corrente fino a spegnersi. Vediamo innanzitutto se la situazione limite in cui tutta la corrente di coda scorra in un solo transistore può essere raggiunta, ad esempio quello di sinistra quando v_1 positivo, senza che T1 entri in ohmica. In questo caso T2 avrà $I_2=0$ ed una $V_{gs2}=1V$. Il transistore T1 invece avrebbe $I_1 \cong 431µA$ (ipotizzo per semplicità che la corrente di coda non cambi rispetto alla polarizzazione), definendo $V_{gs1}=2.86V$. La differenza (2.86-1)=1.86V sarà il segnale differenziale che si distribuirà in $v_1=+0.93$ e $v_2=-0.93V$. Notiamo che T1 non è entrato in Ohmico (cosa che sarebbe successa se ad esempio $R_L=15kΩ$) e quindi il valore di $v_{diff}=1.86V$ è effettivamente la massima tensione applicabile.



Quindi la dinamica differenziale è $-1.8V<v_{diff}<1.8V$.

E7.3 *Si consideri ancora lo stesso stadio differenziale dell'esercizio precedente (MOSFETs con $|V_T|=1V$ e $k=125\mu A/V^2$).*
a) - Si supponga che a causa delle tolleranze nella realizzazione dell'ossido di Gate dei transistori, il valore del parametro k di T_2 sia del 5% minore del valore nominale. Ricavare come questa non idealità si rifletta sullo stato di polarizzazione dello stadio, calcolando la variazione del potenziale stazionario del nodo d'uscita, B, rispetto al valore precedentemente calcolato.
b) - Ricavare, per lo stadio non più simmetrico, il guadagno differenziale v_u/v_{diff} e valutare il segnale differenziale che si deve applicare in ingresso per riportare lo stadio ad essere perfettamente bilanciato.



(*a*) - Quando i due Gate sono a massa, $V_{GS1}=V_{GS2}=V_{GS}$. Tuttavia se T_1 e T_2 non sono identici, la corrente di coda non si ripartisce esattamente a metà. Il bilancio delle correnti al nodo C impone che, nell'ipotesi semplificativa che la corrente in R rimanga sostanzialmente invariata:

$$(k_1+k_2)(V_{GS}-V_T)^2 = I_3 = 431\mu A$$

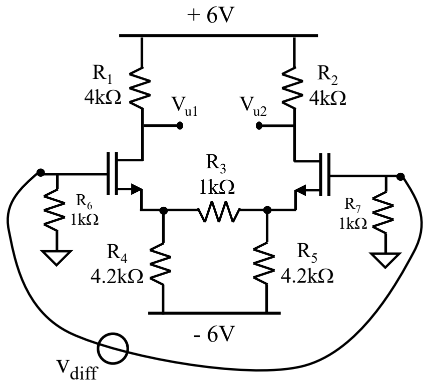
dove $k_1=125\mu A/V^2$ mentre $k_2=119\mu A/V^2$. Si ricava $V_{GS}=2.33V$ (identico per entrambi i transistori) e quindi $I_1=221\mu A$ ed $I_2=210\mu A$, da cui $g_{m1}=0.333mA/V$ e $g_{m2}=0.317mA/V$. La variazione del potenziale del nodo B rispetto a prima è pari a +50mV.

(b) - Poiché lo stadio non è più simmetrico, l'amplificazione di un segnale differenziale all'ingresso è pari a

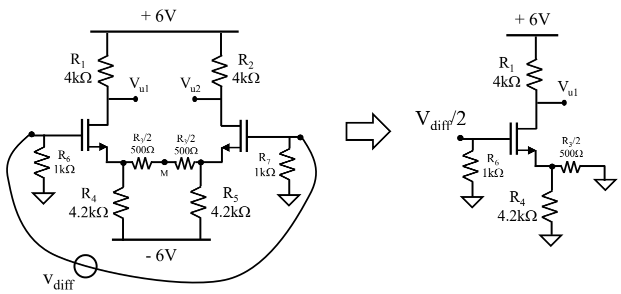
$$G_d = \frac{R}{1/g_{m_1} + 1/g_{m_2}} = 1.62$$

Si noti che l'amplificazione differenziale è diminuita rispetto al valore ottenuto in condizioni di perfetto bilanciamento. Quindi il CMRR tende a diminuire. Partendo da questa considerazione generale si può affermare che tutte <u>le cause di non perfetto bilanciamento tendono a peggiorare la CMRR dello stadio</u>. Per recuperare il bilanciamento delle correnti, il potenziale del Gate di T_2 (che è il transistore meno conduttivo) deve essere aumentato, aumentando V_{GS2}, mentre il potenziale del Gate di T_1 deve essere diminuito, riportando il potenziale del nodo B di uscita al suo valore nominale. Il segnale da applicare allo stadio per bilanciarlo è quindi circa pari (in approssimazione lineare) a 50mV/1.62=31mV ed è comunemente indicato come **tensione di offset di ingresso** dello stadio differenziale.

E 7.4 *Si consideri il circuito riportato nella figura accanto, in cui i MOSFET hanno V_T=0.8V, k=1mA/V^2, $V_A=\infty$.*
a) Studiarne la polarizzazione.
b) Calcolare il guadagno differenziale $(v_{u1}-v_{u2})/v_{diff}$ ed il valore di CMRR.



(*a*) - Nello studio della polarizzazione il generatore v_{diff} è un cortocircuito. I due Gate sono a 0V. Nella resistenza Rs non fluisce corrente, mentre in ciascun transistore fluisce 1mA, Vs=-1.8V, $g_{m1}=g_{m2}$=2mA/V, $V_{C1}=V_{C2}$=+2V.
(*b*) - La particolarità di questo stadio differenziale è di avere i due Source dei due transistori connessi attaverso una resistenza R3. È utile, se i transistori sono identici come in questo caso, pensare di dividere R3 esattamente in due resistenze da 500 Ω in serie, mettendo così in evidenza la simmetria del circuito.
È facile rendersi conto che, per simmetria, sul segnale differenziale il punto M non varia il suo potenziale. Esso è analogo ad un punto di massa, e quindi ciascuna metà dello stadio può essere studiata indipendentemente dall'altra, applicandogli all'ingresso un segnale $v_d/2$.



Si ottiene una variazione i_c della corrente di Drain ed una corrispondente variazione della tensione sul Drain pari a :

$$i_d = \frac{v_{diff}}{2} \cdot \frac{1}{\frac{1}{g_m} + \frac{R_3}{2} || R_4} \qquad\qquad v_{u1} = -\frac{v_{diff}}{2} \cdot \frac{R_1}{\frac{1}{g_m} + \frac{R_3}{2} || R_4}$$

Analogo risultato si ha per l'altra metà del circuito, a cui però è applicato un segnale $-v_d/2$. Il guadagno differenziale dello stadio è perciò

$$G_d = -4.2$$

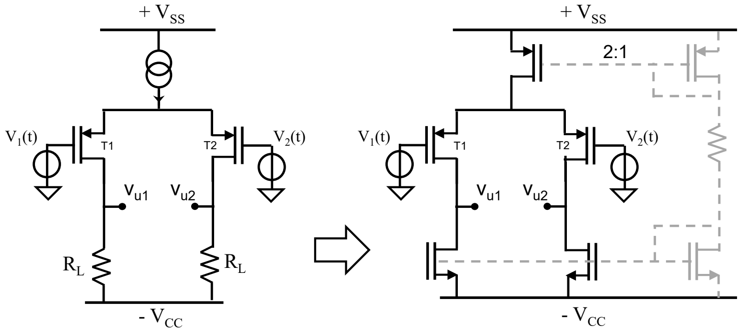
La funzione della resistenza R3 posta tra i due Source è la stessa vista negli stadi a Source comune con resistenza di degenerazione: benché riduca il guadagno rispetto a quando è assente, lo rende tuttavia meno sensibile alle caratteristiche del transistore, aumenta la dinamica lineare del circuito e diminuisce la distursione.
Sul segnale di modo comune, il potenziale di entrambe i Gate varia della stessa quantità e, per simmetria, ciò accade anche al potenziale dei Source. Quindi, sul segnale di modo comune, in R3 non passa corrente di segnale; la caduta di tensione ai suoi morsetti è nulla e ciascuna metà del circuito opera come se i Source dei due transistori fossero sconnessi.
In questo caso $v_{u1}/v_{cm} \cong -R_L/R_e = -0.57$. Poiché lo stadio è *double ended*, il guadagno di modo comune è pari a

$$G_{cm} = \frac{\frac{v_{u1} + v_{u2}}{2}}{v_{cm}} = -\frac{R_1}{\frac{1}{g_m} + R_4} = -0.85$$

e determina un CMRR=14dB.

NOTE AVANZATE di PROGETTO

Se volessimo ottenere un grande guadagno da uno stadio differenziale potremmo pensare di sostituire le due resistenze di carico R_L con dei generatori di corrente, così da sfruttare la loro resistenza di uscita elevata, limitata dalla r_0 dei MOSFET. Una possibile semplice proposta è indicata a destra nella figura seguente.



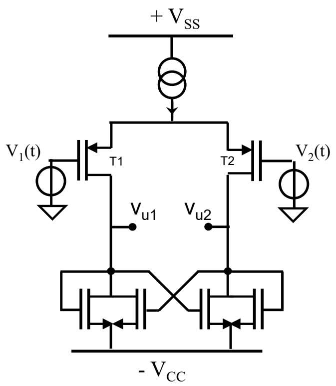
Se ci pensate però, così facendo la resistenza di carico sarebbe alta sia per il segnale di modo Differenziale (realizzando quindi un elevato guadagno differenziale) sia per il segnale di modo Comune (realizzando quindi anche un elevato guadagno di modo comune), con pochi vantaggi al CMRR !
Ci poniamo quindi la domanda :

Come realizzare un carico adattivo che mostri alta resistenza per segnali differenziali e bassa resistenza per segnali di modo comune ?

Una soluzione è quella proposta qui accanto. Riuscireste a calcolare la resistenza di ogni carico su segnale di modo comune ? $(1/g_m)||(1/g_m)||(r_0/2)$

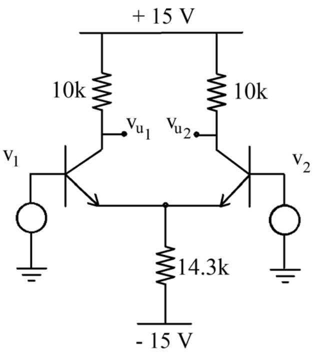
Riuscireste a calcolare la resistenza di ogni carico su segnale differenziale ? Notate come il collegamento annidato faccia ricircolare la corrente all'interno dei due transistori di ogni ramo. (∞ o $r_0/2$)

Questa soluzione è molto usata nei circuiti integrati anche perché molto compatta dal punto di vista dell'occupazione di area.



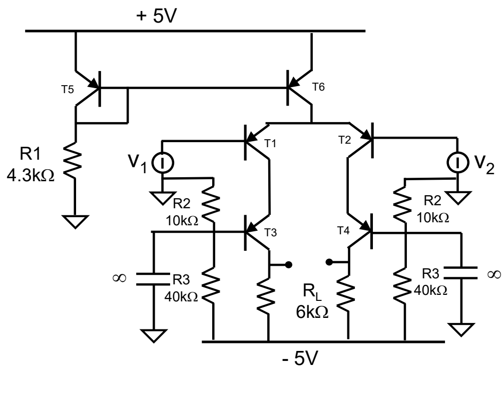
7.2.6 Circuiti differenziali a BJT

E7.5 *Valutare la reiezione del modo comune dello stadio differenziale rappresentato nella figura seguente e calcolare le variazioni delle tensioni delle due uscite v_{u1} e v_{u2} quando ai due ingressi sono applicati i segnali $v_1=3\mu V$ e $v_2=1\mu V$ ($\beta=100$).*



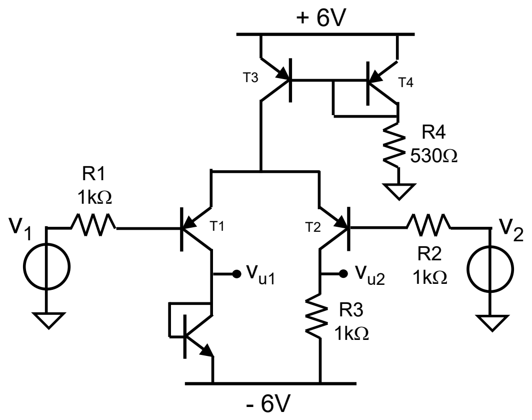
[CMRR=55dB, v_{u1}=-200.7μV, v_{u2}=+199.3μV]

E7.6 *Si consideri il circuito della figura sotto in cui i BJT abbiano tutti $\beta=300$ e curve caratteristiche ideali ($V_a=\infty$).*



a) Calcolare la tensione a cui si portano i due morsetti di uscita in polarizzazione. (Find the bias voltage of the output pads)
b) Calcolare il guadagno di piccolo segnale $G=(V_{u1}-V_{u2})/(V_1-V_2)$ (Find the small signal gain of the circuit $G=(V_{u1}-V_{u2})/(V_1-V_2)$)
c) Calcolare la massima ampiezza di un segnale differenziale sinusoidale applicabile all'ingresso. (Find the maximum amplitude of a sinusoidal voltage applied to the input as (V_1-V_2))
.

E7.7 *Nel circuito seguente si usino dei BJT con β=250 e $V_A=\infty$*

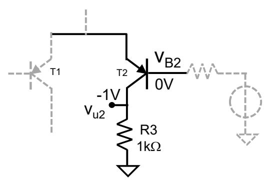


a) Calcolare la tensione alle due uscite Vu1 e Vu2 in assenza di segnale.
b) Calcolare il guadagno verso l'uscita Vu2 di un segnale differenziale applicato all'ingresso, $G=v_{u2}/(v_1-v_2)$
c) Calcolare il massimo segnale differenziale (v_1-v_2) applicabile all'ingresso prima che i BJT escano dalla loro corretta zona di funzionamento
d) Supporre ora che i BJT T3 e T4 del generatore di corrente abbiano V_A=30V. Calcolare il nuovo valore della tensione DC in Vu2. Calcolare il valore di segnale differenziale $(v_{u1}-v_{u2})$ generato all'uscita dall'applicazione all'ingresso di un segnale di modo comune ampio 100mV

(*a*) - Trascurando l'errore di specchiamento introdotto dalla corrente di base dei BJT T3 e T4 (inferiore al 1% dato l'alto valore di β) si ottiene V_{u1}=-5.3V e V_{u2}=-1V, $1/g_{m1}=1/g_{m2}=5\Omega$ e $\beta/g_m=1250\Omega$.

(b) – Attenzione che R1 ed R2 non sono trascurabili rispetto a β/g_m e che pertanto NON tutta la tensione fornita dai generatori di tensione esterni va effettivamente a pilotare le giunzioni dei due transistori. Il guadagno lineare (per piccoli segnali) si trova essere pari a $G=v_{u2}/(v_1-v_2)=55$.

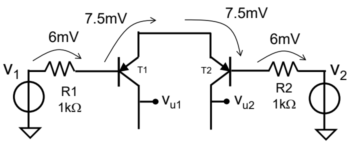
(c) – Quando si applica un segnale differenziale (v_1-v_2) positivo, vuol dire che v_1 sale e v_2 scende. Vuole anche dire che diminuisce la corrente in T1 ed aumenta la corrente in T2. Conseguentemente sale la tensione Vu2, con il rischio che T2 entri in saturazione. Questo è effettivamente il limite che si incontra per primo. Concentrandosi quindi sul transistore T2, scriviamo la relazione per non



arrivare alla sua saturazione (massimo 0.5V in diretta per la giunzione tra Base e Collettore) immaginando inizialmente che il punto di Emettitore stia fisso :

$$v_{B2}+v_{B2}\cdot g_m\cdot R3=1.5V$$

Essa formalizza il fatto che lo spostamento di v_{B2} (che so essere in giù) sommato allo spostamento di V_{u2} (che so essere in su) potrà al massimo essere pari a 1.5V, cioè all'attuale 1V di tensione inversa tra base e collettore più gli 0,5V che ancora posso dare prima che la giunzione diretta base-collettore superi i 0.5V. Il conto fornisce v_{B2}=7.5mV.
Il corrispondente valore di segnale differenziale è quindi v_1-v_2=27mV.



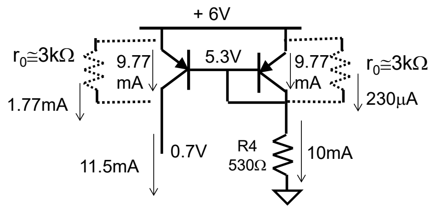
Poiché per segnali differenziali negativi l'analogo limite su T1 sarebbe molto più lasco in quanto V_{u1} starebbe quasi fisso in tensione, il valore trovato di 27mV costituisce il massimo applicabile per un segnale sinusoidale differenziale.

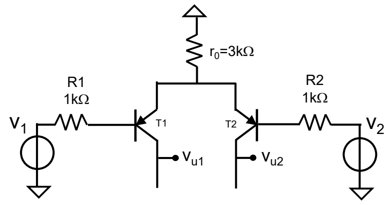
(d) – Se V_A=30V, risulta r_0=3kΩ e la corrente portata dal BJT T3 è pari a :

9.77mA+5.3V/3kΩ=11.5mA.

In polarizzazione quindi V_{u2}=-0.25V.

Quando in ingresso viene applicato V_{CM}=100mV, la corrente nei due BJT varia di i_{T1}=i_{T2}=V_{CM}/(4Ω+5Ω+6kΩ) che determina uno sbilanciamento della tensione in uscita di 16.6mV.





7.2.7 Impedenze di ingresso di un circuito a due ingressi

Il calcolo dell'impedenza mostrata all'ingresso da un circuito risponde all'esigenza pratica di conoscere quanta corrente quel circuito assorbe nel momento in cui il suo potenziale viene variato dal segnale applicato, in modo da accertarsi che il generatore di segnale abbia la possibilità di fornirla. Nel caso dei circuiti a due ingressi l'impedenza di ingresso dipende non solo dalla topologia del circuito ma anche dalla fase relativa dei due segnali presenti. Infatti, a seconda del segnale contemporaneamente presente nell'altro ingresso, se in fase (impedenza di modo comune), in controfase (impedenza differenziale) o se addirittura non ci fosse, cambia la quantità di corrente circolante nei transistori dello stadio e conseguentemente cambia la corrente fornita dai generatori di segnale interessati. Questo si riflette nel rapporto tensione/corrente e quindi in quello che siamo soliti chiamare "impedenza di ingresso" del circuito.

Circuiti a MOSFET

Se il circuito differenziale fa uso di MOSFETs ed i due morsetti di ingresso sono coincidenti con i Gate dei transistori senza partitori resistivi di polarizzazione, la resistenza di ingresso della coppia è ovviamente infinita. L'impedenza è quindi puramente capacitiva (la capacità del Gate del MOSFET) sia che vengano applicati segnali differenziali che di modo comune. Questa caratteristica viene ampiamente utilizzata per costruire OpAmp che non assorbano corrente dai due ingressi e che vengano polarizzati dai circuiti esterni all'OpAmp.

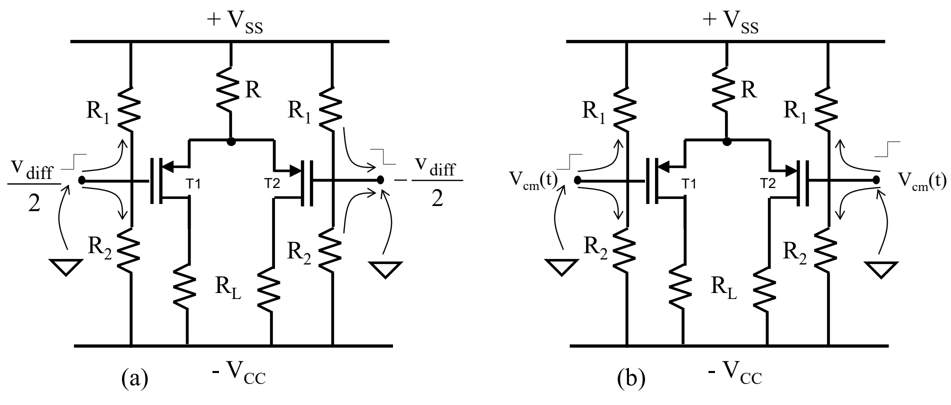


Fig. 7.6 *Visualizzazione delle correnti richieste dai nodi di ingresso del circuito nel caso di segnale differenziale (a) e di modo comune (b).*

La presenza di un partitore resistivo all'ingresso per definire il potenziale DC del Gate (Fig.7.6) aggiunge un percorso in parallelo per la corrente fornita da ogni singolo generatore di segnale $v_{diff}/2$:

$$r_{in} = \frac{v_1}{i_1} = \frac{v_2}{i_2} = R_1 \| R_2$$

Si faccia attenzione che se il segnale differenziale provenisse da un sensore direttamente collegato ai due ingressi, come nella Fig.7.7, allora la corrente che il sensore deve fornire per poter applicare una tensione v_{diff} sarebbe data da:

$$i = \frac{v_{diff}}{2 \cdot (R_1 \| R_2)} \qquad \text{da cui si ottiene} \qquad r_{in} = \frac{v_{diff}}{i} = 2 \cdot (R_1 \| R_2)$$

perché la corrente deve passare attraverso entrambi i partitori prima di chiudersi in v_{diff}.

Uno spostamento comune dei due ingressi (Fig.7.7(b)), dovuto ad esempio ad interferenze elettromagnetiche con l'esterno, richiede invece che dall'esterno arrivi una corrente pari a :

$$i_{cm} = \frac{v_{cm}}{(R_1 \| R_2)/2}$$

cioè la resistenza è il parallelo tra tutte le resistenze di polarizzazione nei due rami. Il sensore quindi deve fornire correnti diverse a seconda che stia trasmettendo segnale utile o disturbi comuni ai due ingressi.

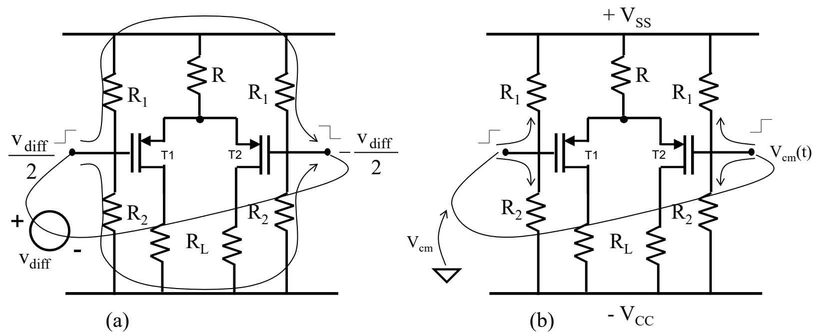


Fig. 7.7 *Visualizzazione delle correnti richieste dai nodi di ingresso nel caso in cui vi sia collegato un sensore che fornisce un segnale differenziale direttamente alle sue uscite, senza alcun riferimento a massa.*

Circuiti a BJT

Nei circuiti a BJT (Fig.7.8) la situazione differisce dal caso di MOSFET per la presenza della resistenza finita mostrata dalla Base. Pertanto, su segnale differenziale la resistenza vista da ogni ingresso è pari a :

$$r_{in1} = \frac{\beta}{g_m}$$

La eventuale presenza del partitore di polarizzazione R_{12} aggiunge un percorso in parallelo e quindi riduce la resistenza totale vista dal generatore al valore

$$r_{in1} = \frac{\beta}{g_m} \| (R_1 \| R_2) \tag{7.13}$$

Si noti che grazie al segnale differenziale, la resistenza di coda R_e non verrebbe vista dall'ingresso perché il potenziale del punto tra i due Emettitori continuerebbe a rimanere fisso e non si deve fornire alcuna corrente a R_e. Purtroppo la resistenza (7.13) mostrata da ogni ingresso con segnale differenziale risulta essere bassa.

La resistenza di ingresso su un di segnale di modo comune, detta **resistenza di ingresso di modo comune**, poichè entrambe le Basi sono alimentate dal generatore di modo comune, è data da

$$r_{cm} = \frac{v_{cm}}{i_{in}} = \frac{1}{2}\left(\frac{\beta}{g_m} + 2\beta R_e\right) \| \frac{R_{34}}{2} \tag{7.14}$$

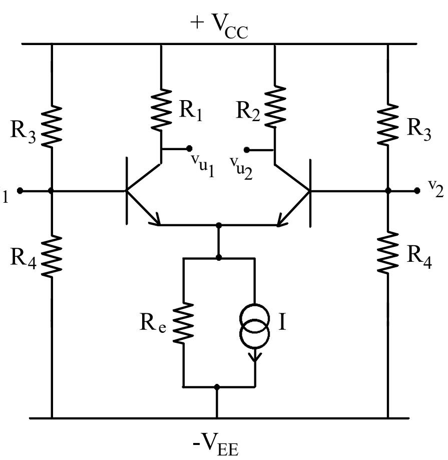


Fig. 7.8 *Stadio differenziale con un generatore di corrente reale.*

Naturalmente, se il generatore di corrente di coda fosse ideale ($r_0=\infty$) l'impedenza sarebbe infinita perché le correnti non variano e quindi il rifornimento dall'esterno è nullo.

Per aumentare la resistenza di ingressodi un circuito differenziale utilizzante BJT sono state proposte alternative alla topologia fin qui vista. In pratica, come ben sappiamo, bisognerebbe degenerare il transistore, ma così si diminuisce proporzionalmente il guadagno di segnale. Una proposta storica è quella mostrata nella Fig. 7.9, che riprende lo stadio di ingresso di uno degli OpAmp più noti mai realizzati, il μA741. Il doppio transistore in cascata su ogni ingresso funge ancora da "Emettitore a massa" su segnale differenziale assicurando una buona transconduttanza locale dello stadio. Infatti, su segnale differenziale il punto Y tenderà a stare fisso in tensione e la tensione v_{diff} applicata all'esterno si ripartirà (in parti all'incirca uguali) su tutte le v_{be} dei 4 transistori come indicato nella figura. Questo produce una corrente di segnale su ogni ramo pari a

$$i = \frac{v_{diff}}{4} g_m$$

che si raddoppia all'uscita a valle dello specchio.
L'impedenza vista da ogni singolo ingresso quando viene applicato un segnale differenziale vale:

$$Z_{diff} = \frac{v_{diff}/2}{i_1} = 2\frac{\beta}{g_m}$$

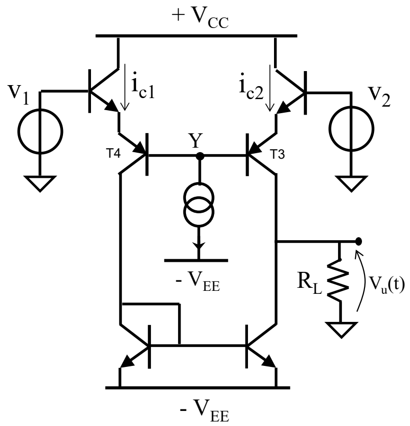
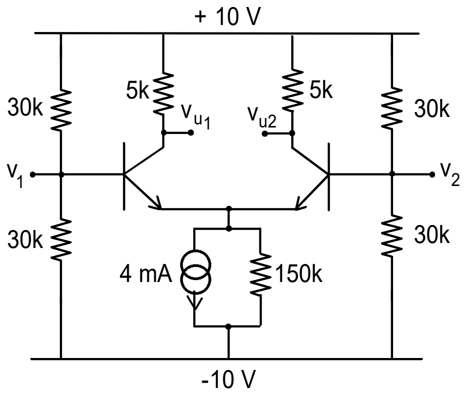


Fig. 7.9 *Stadio differenziale a BJT simile a quello dell'amplificatore operazionale μA741.*

Da notare che su segnale di modo comune il guadagno è virtualmente infinito sia per la presenza del generatore di corrente in Y sia per la presenza dello specchio sul carico che assorbe l'eventuale residuo di corrente CM circolante evitando che fluisca nel carico a valle. Anche l'impedenza di ingresso per un segnale di Modo Comune assume un valore virtualmente infinito.

E7.8

Si consideri il seguente stadio differenziale (β=200).
a) Calcolare il guadagno di modo comune e di modo differenziale.
b) Calcolare i valori delle resistenze di ingresso, sia per segnali di modo comune che differenziali, del solo stadio a transistore, senza considerare le resistenze di polarizzazione delle Basi.
c) Commentare l'influenza di queste ultime sulla resistenza totale ai morsetti di ingresso dello stadio.

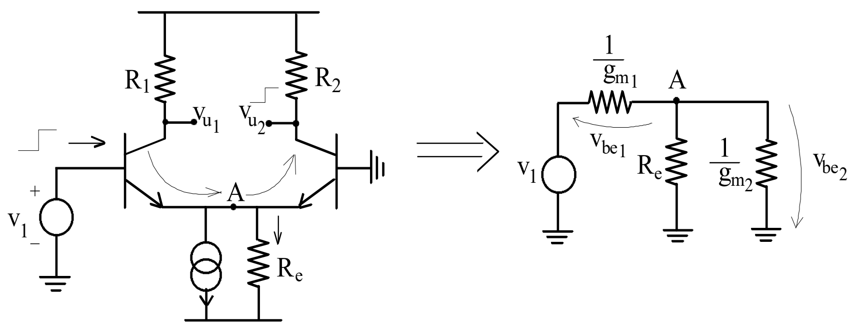


[(*a*) G_d=-400, G_{cm}=-0.017; (*b*) R_d=5kΩ, R_{cm}=30MΩ]

E7.9

Calcolare il trasferimento v_{u2}/v_1 dello stadio differenziale dell'esercizio precedente, in cui alla Base di T_1 è applicato un segnale di tensione v_1, mentre la Base di T_2 è a massa. Valutare di quanto varia il potenziale del punto tra i due Emettitori

Innanzitutto si deve valutare quale è la frazione del segnale v_1 applicato all'ingresso che si riflette tra Base ed Emettitore di T_2. Questa, infatti, attraverso la transconduttanza del transistore (g_{m2}=80mA/V), determina la variazione della corrente sul carico di 5kΩ e quindi v_{u2}. A questo scopo è utile porsi nel punto A indicato nella figura seguente e calcolare l'equivalente Thevenin dei rami del circuito verso il generatore di segnale e verso T_2. Si perviene così al seguente circuito



Giacchè $1/g_{m2}$=12.5Ω<<R_e=150kΩ ed i due transistori sono attraversati dalla stessa corrente di polarizzazione, si ottiene $v_{be2}=-v_1/2$. La variazione del potenziale del punto tra i due Emettitori è quindi pari a $v_1/2$, metà del segnale applicato all'ingresso. La diminuzione di V_{be2} causa una diminuzione della corrente totale circolante in T_2, rappresentata nella figura da un segnale di corrente che *risale* lungo il transistore. La variazione di potenziale del nodo d'uscita è quindi

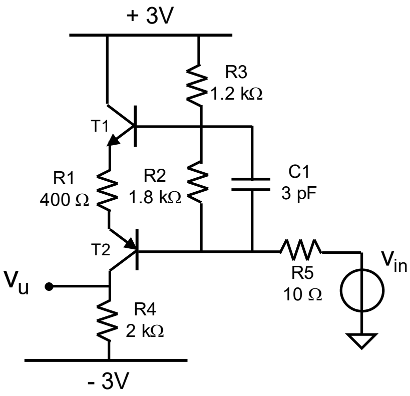
$$v_{u_2} = \frac{v_1}{2} g_m R_2$$

L'amplificatore è non invertente con guadagno pari a 200.
Si noti come se fosse la Base di T_1 connessa a massa e si applicasse a T_2 un segnale $v_2=-v_1$, si troverebbe una variazione del potenziale del punto tra i due Emettitori pari a $-v_1/2$. Quindi se si applicassero contemporaneamente ai nodi 1 e 2 i due segnali v_1 e $v_2=-v_1$, ovvero il segnale differenziale $v_d=2v_1$, il potenziale del punto A non cambierebbe. Esso, sul segnale, sarebbe una massa, in accordo a quanto già visto precedentemente.

E7.10 *Si supponga di aver montato per errore il circuito dell'esercizio E5.3 utilizzando due transistori bipolari differenti, uno di area 10 volte più grande dell'altro (e che quindi a pari V_{be} ha una corrente 10 volte più intensa).*
a) Calcolare il nuovo guadagno differenziale e la tensione di offset di ingresso in questa situazione.
b) Calcolare l'entità del segnale differenziale in uscita (v_{u1}-v_{u2}) generato da un segnale di modo comune in ingresso di 1V.

(*a*) - Scrivendo il bilancio di correnti al nodo di Emettitore, si trova I_1=91µA e I_2=909µA, che determinano V_{u1}=14.1V e V_{u2}=5.9V. Il nuovo guadagno differenziale vale G_d=-66.1 e v_{off}=62mV.
(*b*) - v_{u1}-v_{u2}=571mV.

E7.11 *Il circuito accanto utilizza BJT aventi β=600 e $V_a=\infty$:*

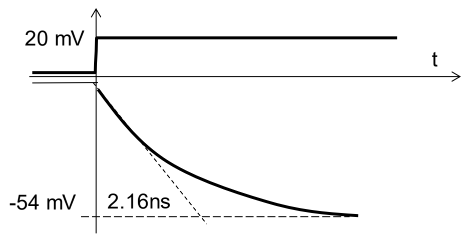


a) *Calcolare la tensione dell'uscita V_u in assenza di segnale.*
b) *Calcolare il guadagno del circuito a bassa frequenza, G(0)*
c) *Considerando anche la capacità C1=3pF in parallelo ad R2, disegnare in un grafico quotato il diagramma di Bode del modulo e della fase del guadagno $G(s)=v_u(s)/v_{in}(s)$.*
d) *Disegnare l'andamento nel tempo della tensione all'uscita, $V_u(t)$, a fronte di un gradino di tensione all'ingresso di V_{in}=20mV*
e) *Calcolare la massima ampiezza $V_{in}|_{max}$ di una sinusoide a f=1kHz applicabile all'ingresso del circuito*

(*a*) - V_u=-1V
(*b*) – Il circuito ha di fatto due ingressi. Infatti quando applichiamo v_{in} andiamo a modificare sia la base di T2 ($v_{b2} \cong v_{in}$) sia la base di T1. Quest'ultima si muove per effetto del partitore dato da R2 (con in parallelo ($\beta/g_{m1}+\beta R1 + \beta/g_{m2}$) molto grande e quindi trascurabile) ed R3. Il segnale di comando tra le due basi dei due BJT è quindi $0.6v_{in}$. Pertanto:

$$v_u = -\frac{0.6 \cdot v_{in}}{\frac{1}{g_{m1}} + R1 + \frac{1}{g_{m2}}} \cdot R4$$

Da cui si ottiene G=-2.66.
(c) – Si noti che ad alta frequenza le due basi dei due transistori si muoverebbero insieme (in modo comune) così da non modificare i comandi dei BJT e quindi non produrre correnti in uscita. Quindi G(∞)=0. Il polo è a f= 73MHz (τ=2.16ns).
(d) –



(e) – <u>Per segnali v_{in} negativi</u>, la corrente nei transistori aumenta perche si aumenta il comando su di essi, e quindi la tensione dell'uscita sale. Essendo Vin=0V e Vu=-

1V e ricordando che posso accettare che il collettore salga sopra alla base di 0.5V (equivalente a dire che accetto che la giunzione base collettore vada in diretta ma non per più di 0.5V), posso dire che :

$$v_{in} + 2.66 \cdot v_{in} = 1.5V$$

che fornisce $v_{in}|_{neg}$=405mV.

<u>Per segnali v_{in} positivi</u>, la corrente nei transistori diminuisce. Essa viene azzerata quando Vbe=0, e quindi quando $v_{in}|_{pos}$=+3V.

7.3 CIRCUITI CON CARICO A SPECCHIO DI CORRENTE

Come visto, la corrente prodotta in uno stadio differenziale dipende da come si comanda la coppia di transistori e non da ciò che è collegato al loro Drain (Collettore), almeno fintanto che le resistenze r_0 di Drain (Collettore) dei transistori sono grandi. Ne segue che abbiamo grande libertà nella scelta del carico dello stadio e che possiamo pensare a soluzioni più articolate della semplice resistenza R_L vista fino ad ora.

Ricordiamoci che l'obiettivo è di alzare il più possibile il guadagno differenziale (facendo arrivare al carico quanta più corrente di segnale differenziale possibile) e di affossare il più possibile il guadagno di modo comune (NON facendo arrivare al carico la corrente prodotta dal segnale CM o addirittura non producendola come abbiamo visto si può fare mettendo un generatore di corrente nella coda del differenziale).

Una proposta in questa direzione è ad esempio quella della Fig.7.10 dove al Drain dei due MOSFET è stato collegato uno specchio di corrente.
Dal punto di vista della ***polarizzazione*** (Fig.7.10b) dello stadio differenziale, lo specchio preserva uguale corrente di Drain nei due transistori della coppia.
L'aspetto interessante è che nella resistenza di carico, R_L, non passsa corrente stazionaria e quindi ai suoi capi la tensione rimane nulla. Ciò implica che la tensione di Drain di T2 è pari al riferimento di tensione a cui è posta R_L, a massa nell'esempio della Fig.7.10. Ma ancora più interessante è che il suo valore può quindi essere qualsivoglia, anche molto elevato.

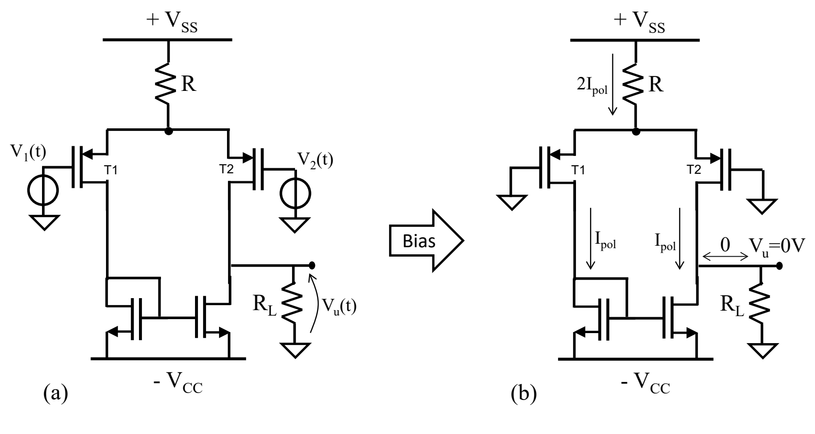


Fig. 7.10 *a) Stadio differenziale con uno specchio di corrente sui Drain e carico R_L resistivo. Il circuito è inevitabilmente single-ended. b) Polarizzazione in cui si evidenzia l'assenza di corrente DC in R_L.*

Quando applichiamo un ***segnale differenziale***, $\mathbf{v_1}$**=-**$\mathbf{v_2}$=$v_{diff}/2$, (Fig.7.11a) le correnti di Drain sono sempre date dalla (7.4) ma ora vengono entrambe indirizzate dallo specchio verso il carico, R_L, andandosi a sommare :

$$i_u = g_m \cdot v_{diff} \tag{7.15}$$

Ne consegue che il guadagno differenziale (tra l'ingresso differenziale e l'unica uscita presente nel circuito) è ora pari a :

$$G_d = \frac{v_u}{v_1 - v_2} = g_m R_L \tag{7.16}$$

Rispetto al caso di uscita single-ended vista in Eq.7.7 il valore è doppio perché abbiamo recuperato la metà della corrente che prima andava persa nel ramo dove non si prendeva l'uscita! In più si vede che se si aumenta R_L (e si può farlo liberamente senza preoccuparsi della polarizzazione) il guadagno può essere elevato a piacere.

Altrettanto interessante è il caso di un segnale di ***ingresso di modo comune*** (Fig.7.11b). Quando $\mathbf{v_1}$**=**$\mathbf{v_2}$=v_{cm} infatti la corrente prodotta dalla coppia differenziale è completamente assorbita dallo specchio. La corrente indirizzata al carico R_L è quindi nulla e la tensione ai suoi capi non si sposta mai. Il guadagno invece di essere dato dalla (7.11) è ora rigorosamente nullo !

$$G_{cm} = \frac{v_u}{v_{cm}} = 0 \tag{7.15}$$

Questi vantaggiosissimi comportamenti migliorano la reiezione del modo comune e rendono lo specchio di corrente come carico attivo (invece di un componente passivo come una resistenza) molto usato nei circuiti differenziali integrati.

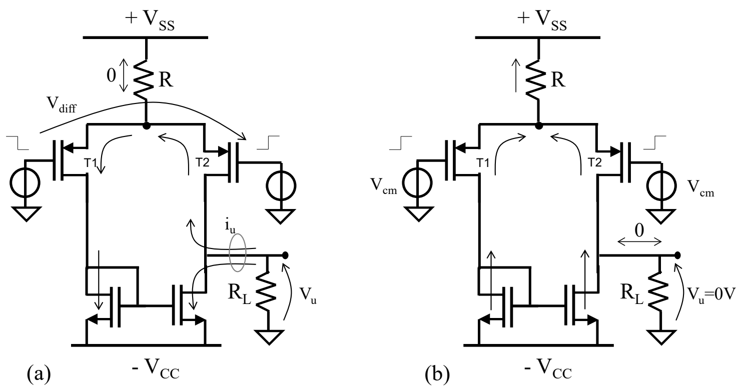
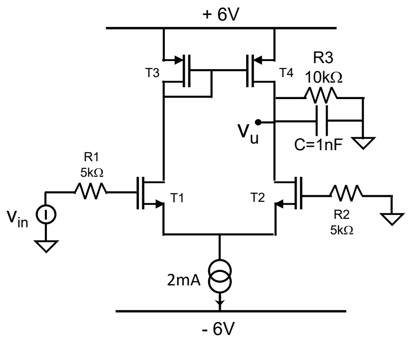


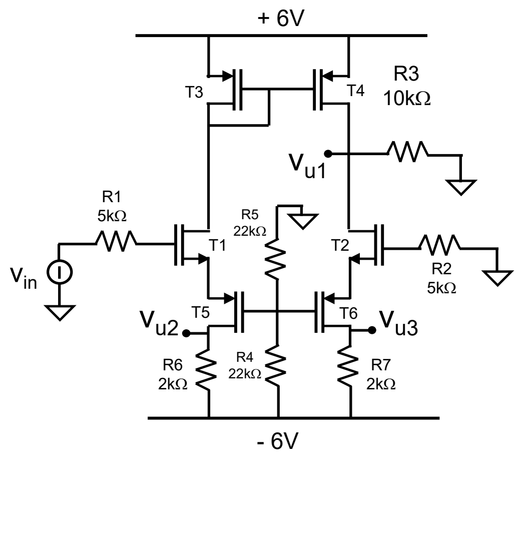
Fig. 7.11 *a) Visualizzazione della risposta ad un segnale differenziale; b) Visualizzazione della risposta ad un segnale di modo comune.*

E7.12 *Si consideri il circuito seguente in cui i MOSFETs abbiano tutti gli stessi parametri:.|V_T|=1V, k=4mA/V^2 e Va=∞.*
a) Calcolare il valore della tensione di uscita V_u in assenza di segnale.
b) Tracciare il diagramma di Bode quotato del modulo e della fase del guadagno di tensione $G(s)=V_u(s)/V_{in}(s)$.
c) Calcolare la massima escursione positiva e negativa dell'uscita.



[0V,

E7.13 *Modificato il circuito dell'esercizio precedente come nello schema seguente, calcolare l'espressione ed il valore dei seguenti 3 guadagni: $G1=V_{u1}/V_{in}$, $G2=V_{u2}/V_{in}$ e $G3=V_{u3}/V_{in}$. I MOSFETs abbiano tutti gli stessi parametri:.|V_T|=1V, k=4mA/V^2 e Va=∞.*



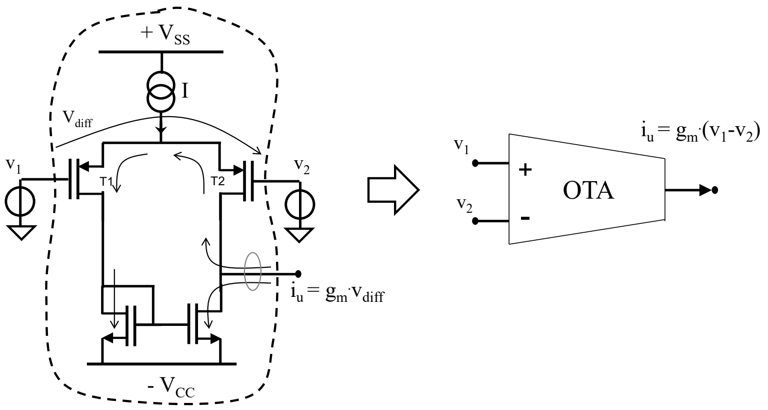
Operational Transconductance Amplifier (OTA)

Il circuito differenziale con il carico a specchio di corrente può essere usato per produrre in uscita direttamente una corrente (senza cioè la resistenza R_L). Un tale circuito, riproposto nella figura sotto, è chiamato "amplificatore a transconduttanza" o **Operational Transconductance Amplifier, OTA**. Il valore di transconduttanza è proprio dato dalla (7.15) :

$$i_u = g_m(v_1 - v_2)$$

Esso è caratterizzato da un'alta impedenza di ingresso, da un'alta impedenza di uscita e da una alta transconduttanza, quest'ultima modificabile cambiando la polarizzazione dei due transistori tramite la corrente di coda I.

Rispetto ad un semplice Source a massa (che è anch'esso un "transconductance amplifier"!), l'OTA ha il vantaggio che la tensione DC dell'ingresso può essere scelta a piacere (ed in particolare riferita a massa) e che ovviamente presenta due ingressi alla stessa tensione in DC, utilissimi nelle architetture retroazionate. Anche l'uscita può stare in un ampio intervallo di tensioni, limitato solo dalla entrata in ohmica dei due transistori lì collegati.
L'esercizio E7.14 mostra una sua applicazione interessante.

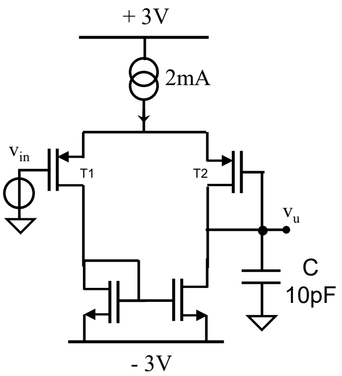


Realizzazione di un OTA (Operational Transconductance Amplifier) con uno stadio differenziale e carico attivo a specchio. L'informazione importante è contenuta nella corrente di uscita, che bisogna immaginare inviata ad un carico che la accolga, tipicamente a bassa impedenza.

E7.14 *Considerare il seguente circuito in cui i MOSFETs abbiano $|V_T|=0.6V$, $|k|=1mA/V^2$ e $r_0=\infty$ e l'uscita sia collegata con il secondo ingresso.*

a) Calcolare la tensione DC della uscita.

b) Calcolare il guadagno $G(s)=v_u(s)/v_{in}(s)$ e disegnarne i diagrammi quotati di Bode.



a) In **polarizzazione** i due transistori T1 e T2 sono costretti dallo specchio a portare la stessa corrente perché non vi sono altri percorsi possibili per la corrente. Ne segue che l'uscita si porta allo stesso potenziale deIl'ingresso, V_u=0V, e che i MOSFET hanno g_m=2mA/V.

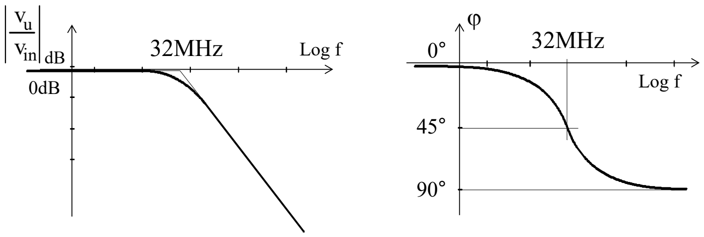
b) Facendo il bilancio al nodo di uscita :

$$\left(v_{in} - v_u\right)\cdot g_m \cdot \frac{1}{sC} = v_u$$

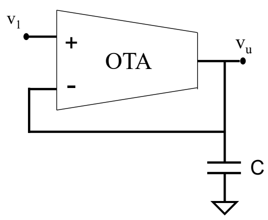
si ottiene la seguente interessante **funzione di trasferimento** :

$$\frac{v_u(s)}{v_{in}(s)} = \frac{g_m/sC}{1+g_m/sC} = \frac{1}{1+sC\dfrac{1}{g_m}}$$

i cui diagrammi di Bode sono i seguenti:



Il circuito quindi realizza una funzione di trasferimento tipica di un **filtro passa basso senza però usare alcun resistore** ! Notate che basterebbe cambiare la corrente del generatore di coda, ad esempio da 2mA a 200µA, per modificare la banda del filtro e portarla da circa 32MHz a circa 10MHz. Questo genere di circuiti è spesso chiamato con il termine di "filtri g_m-C" e fanno uso di OTA secondo lo schema compatto riportato a lato.



7.4 DISTORSIONE ARMONICA IN UN CIRCUITO DIFFERENZALE

Diversamente da quanto supposto fino ad ora, quando si applica un segnale differenziale all'ingresso di una coppia differenziale **NON è vero che il nodo di Source (Emettitore) stia fisso in tensione**. Con riferimento alla Fig.7.12 infatti, poichè la curva caratteristica del transistore è non lineare, se le due variazioni v_{gs} di T1 e T2 fossero uguali e contrarie nei due transistori (come fino ad ora ipotizzato), le variazioni delle corrispondenti correnti sarebbero necessariamente diverse : l'aumento di corrente di T1 (nell'ipotesi della figura di v_1 positiva) sarebbe maggiore della diminuzione di corrente di T2. Poiché ciò non può avvenire a causa del vincolo imposto da I_{RIF}, ne consegue che il circuito si riadatta spostando il punto di Source (Emettitore), v_s, in modo che le due tensioni di comando dei due transistori siano diverse quanto basta per eguagliare le corrispondenti variazioni di corrente. In particolare il segnale v_{gs1} dovrà essere più piccolo di v_{gs2} e quindi il punto di Source si dovrà spostare in "su" verso v_1.

Poiché il punto di Source (Emettitore) non sta fermo in tensione su segnale differenziale ma si sposta nella direzione del segnale esterno che aumenta il

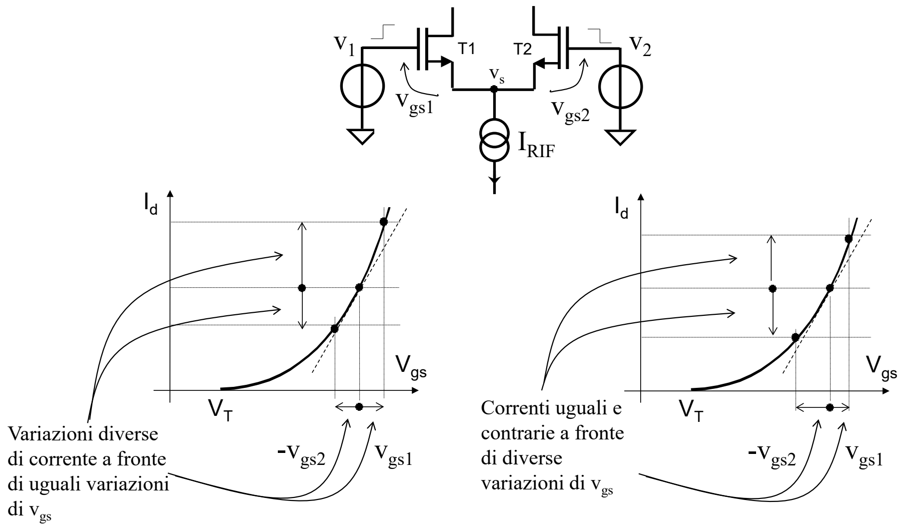
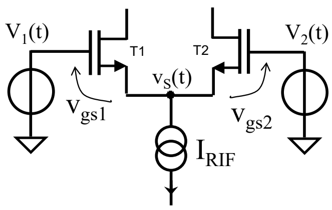


Fig. 7.12 *Schema per visualizzare il movimento di v_S. Se le variazioni v_{gs} dei due transistori fossero uguali e contrarie, le variazioni di corrente sarebbero diverse in entità. Ciò è escluso da I_{RIF}. Pertanto v_S è costretto a muoversi per avere v_{gs} differenti che producano correnti uguali e contrarie.*



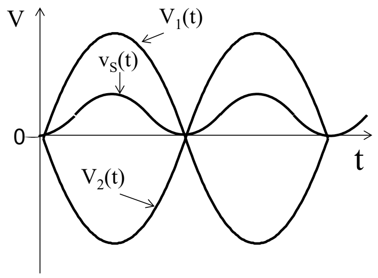


Fig. 7.13 *Andamento nel tempo del punto di Source a frequenza doppia del segnale differenziale sinusoidale applicato all'ingresso.*

comando del transistore (nell'esempio in su), possiamo intuire le seguenti conseguenze:

i) ci aspettiamo che la ***distorsione*** dello stadio differenziale sia "***piccola***". Infatti, rispetto ad un Source a massa comandato da $v_{diff}/2$, il comando del transistore che porta più corrente è minore e quello del transistore che porta meno corrente è maggiore. Entrambi questi fatti rendono le variazioni di corrente più simili a quelle che si avrebbero se il circuito fosse lineare.

ii) nel caso in cui il segnale all'ingresso sia una sinusoide, **il punto di *Source si muoverà a frequenza doppia***. Infatti, il Source dovrà muoversi verso il Gate due volte in ogni periodo, prima verso v_1 e poi verso v_2, in modo da contrastare sempre l'aumento del comando del transistore (Fig.7.13).

iii) ci aspettiamo che il segnale di uscita sia simmetrico: la semionda positiva del segnale di uscita, ancorché distorta rispetto ad una sinusoide ideale, non potrà che essere uguale e contraria alla semionda negativa. Pertanto nel segnale di uscita ci aspettiamo che siano ***presenti solo armoniche dispari*** (figlie di potenze dispari che mantengono il segno e quindi sono simmetriche rispetto alla linea di zero) e non siano presenti armoniche pari (figlie di quadrati che portano tutto ad essere un valore positivo indipendentemente dal segno originario, e che quindi tendono a traslare tutta una forma d'onda rispetto alla linea di zero)

7.4.1 Circuiti a MOSFET simmetrici

Calcoliamo in dettaglio il valore di distorsione armonica (HD) della coppia di transistori della Fig.7.12. Supponiamo che i due transistori siano uguali ($V_{T1}=V_{T2}$ e $k_1=k_2$) e ricordiamo la relazione del MOSFET data da $I=k(V_{gs}-V_T)^2$ e che $I_1+I_2=I_{RIF}$.

Il punto di partenza è il bilancio di tensioni sulla maglia che comprende i due transistori ed i due generatori:

$$v_1 - v_{gs1} + v_{gs2} - v_2 = 0 \tag{7.18}$$

che può essere riscritta come :

$$v_1 - \sqrt{\frac{I_1}{k_1}} - V_{T1} + \sqrt{\frac{I_2}{k_2}} + V_{T2} - v_2 = 0 \qquad v_1 - \frac{\sqrt{I_1}}{\sqrt{k}} + \frac{\sqrt{I_2}}{\sqrt{k}} - v_2 = 0$$

ottenendo:

$$\sqrt{k}\cdot(v_1 - v_2) = \sqrt{I_1} - \sqrt{I_2} = \sqrt{I_1} - \sqrt{I_{RIF} - I_1}$$

Ne faccio il quadrato:

$$k\cdot(v_1 - v_2)^2 = I_1 + I_{RIF} - I_1 - 2\sqrt{I_1(I_{RIF} - I_1)} \quad \Rightarrow \quad k\cdot(v_1 - v_2)^2 - I_{RIF} = -2\sqrt{I_1 I_{RIF} - I_1^2}$$

Di quest'ultima faccio ancora il quadrato:

$$k^2\cdot(v_1 - v_2)^4 + I_{RIF}^2 - 2I_{RIF}k\cdot(v_1 - v_2)^2 = 4I_1 I_{RIF} - 4I_1^2$$

Ho così una equazione di secondo grado nella incognita I_1 funzione della tensione di comando, v_1-v_2, che si sta applicando al circuito del tipo

$$4I_1^2 - 4I_1 I_{RIF} + c = 0$$

le cui soluzioni sono:

$$I_1 = \frac{4I_{RIF} \pm \sqrt{16\cdot I_{RIF}^2 - 16\cdot\left[k^2\cdot(v_1 - v_2)^4 + I_{RIF}^2 - 2I_{RIF}k\cdot(v_1 - v_2)^2\right]}}{8}$$

Semplificando si ottiene

$$I_1 = \frac{1}{2}I_{RIF} \pm \frac{1}{2}(v_1 - v_2)\cdot\sqrt{2\cdot k\cdot I_{RIF} - k^2(v_1 - v_2)^2} \tag{7.19}$$

Ricordando lo sviluppo binomiale :

$$(1+X)^\alpha = 1 + \alpha X + \frac{\alpha(\alpha-1)}{2!}X^2 + \frac{\alpha(\alpha-1)(\alpha-2)}{3!}X^3 + \ldots$$

conviene riscrivere la (7.19) nella seguente forma:

$$I_1 = \frac{1}{2} I_{RIF} \pm \frac{1}{2}(v_1 - v_2) \cdot \sqrt{2 \cdot k \cdot I_{RIF}} \left(1 - \frac{k^2 (v_1 - v_2)^2}{2 \cdot k \cdot I_{RIF}}\right)^{1/2}$$

così da poterla sviluppare come

$$I_1 = \frac{1}{2} I_{RIF} \pm \frac{1}{2}(v_1 - v_2) \cdot \sqrt{2 \cdot k \cdot I_{RIF}} \cdot \left[1 - \frac{k (v_1 - v_2)^2}{4 \cdot I_{RIF}} - \frac{k^2 (v_1 - v_2)^4}{32 \cdot I_{RIF}^2} + \ldots\right]$$

La corrente totale presente nel ramo di sinistra (T1) della coppia differenziale può così essere descritta dalla seguente espressione finale:

$$\boxed{I_1 = \frac{1}{2} I_{RIF} \quad \pm \quad \frac{1}{2}(v_1 - v_2) \cdot \sqrt{2 \cdot k \cdot I_{RIF}} \quad \mp \quad \frac{k\sqrt{2k}(v_1 - v_2)^3}{8\sqrt{I_{RIF}}} \quad \mp \ldots} \tag{7.20}$$

dove:

i) il primo termine rappresenta la corrente di **polarizzazione** di T1, pari a metà della corrente del generatore di coda dello stadio differenziale;

ii) il secondo termine rappresenta la ben nota **risposta lineare** di T1, pari a $i_1 = g_m \cdot v_{gs} = 2\sqrt{k}\sqrt{\frac{I_{RIF}}{2}} \cdot \frac{(v_1 - v_2)}{2}$

iii) il terzo termine rappresenta la componente in eccesso rispetto alla risposta lineare e quantifica la distorsione introdotta dalla coppia differenziale. Si noti che questo termine è una **potenza cubica** del segnale applicato all'ingresso, essendo nulla invece la potenza quadratica.

Ne consegue che, in analogia con quanto visto nel Cap.3 per gli stadi ad un transistore, possiamo introdurre i seguenti indicatori della non-linearità:

$$\varepsilon'' = \frac{\text{Ampiezza termine quadratico}}{\text{Ampiezza fondamentale}} = 0$$

$$\varepsilon''' = \frac{\text{Ampiezza termine cubico}}{\text{Ampiezza fondamentale}} \cong (v_1 - v_2)^2 \cdot \frac{k}{4 I_{RIF}} = \left(\frac{v_1 - v_2}{2 \cdot V_{OD}}\right)^2 \cdot \frac{1}{2} = \left(\frac{v_{gs}}{2 \cdot V_{OD}}\right)^2 \cdot 2 \tag{7.21}$$

Come anticipato all'inizio del paragrafo, concludiamo che *lo stadio differenziale produce una distorsione ridotta rispetto all'equivalente stadio Source a massa*.

All'ingresso di uno stadio differenziale possiamo pensare quindi di applicare un segnale di tensione molto elevato a parità di non-linearità prodotta all'uscita. Ad esempio se si volesse mantenere $\varepsilon < 1\%$ in un amplificatore Source a massa avente una tensione di overdrive V_{OD}=1V, il massimo segnale sarebbe di $v_{in}=v_{gs}$=20mV mentre in uno stadio differenziale il massimo segnale sarebbe (v_1-v_2)=280mV, vale a dire dell'ordine di v_{gs}=140mV ad ogni transistore !

DISTORSIONE DI 3° ARMONICA

Ricordiamoci che $(\sin x)^3 = \frac{1}{4}(3\cdot\sin x - \sin 3x)$

Se all'ingresso della coppia differenziale del tipo della Fig.7.12 applicassimo una sinusoide pura, alla sua uscita otterremmo le armoniche con le seguenti ampiezze:

$$\text{1° armonica :} \quad +\frac{1}{2}(v_1 - v_2)\cdot\sqrt{2\cdot k\cdot I_{RIF}} - \frac{k\sqrt{2k}(v_1 - v_2)^3}{8\sqrt{I_{RIF}}}\cdot\frac{3}{4} \tag{7.22}$$

$$\text{3° armonica :} \quad +\frac{k\sqrt{2k}(v_1 - v_2)^3}{8\sqrt{I_{RIF}}}\cdot\frac{1}{4} \tag{7.23}$$

La distorsione di 3° armonica, HD_3, è quindi data dal rapporto tra queste due espressioni. Quando è possibile trascurare il 2° termine della 1° armonica (ciò avviene quando V_{OD}>1), una buona stima di HD_3 è la seguente:

$$HD_3 \cong \left(\frac{v_1 - v_2}{2V_{OD}}\right)^2 \frac{1}{8} \cong \frac{\varepsilon'''}{4} \tag{7.24}$$

L'esempio appena visto nel testo ci porterebbe a stimare per un segnale differenziale di 280mV una $HD_3 \cong 0.25\%$.

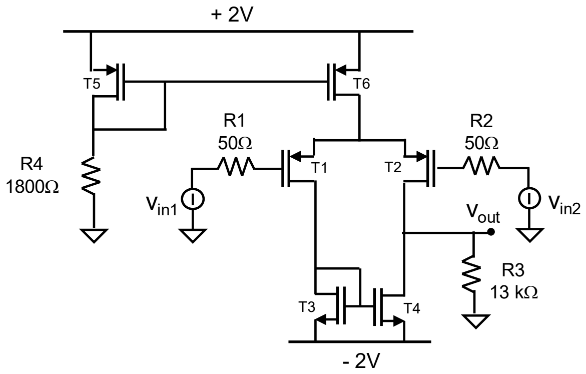
E7.15 *Con riferimento al circuito seguente, in cui i MOSFET hanno V_T=0.6V, k=2mA/V^2 and Va=∞ :*

a) Calcolare la tensione dell'uscita Vu in assenza di segnale.

b) Calcolare l'ampiezza della sinusoide all'uscita, A_{out}, quando in ingresso viene applicato un segnale sinusoidale puramente differenziale $v_{in1}=-v_{in2}=A_{in}(\sin\omega t)$ con A_{in}=10mV.

c) Calcolare la massima ampiezza $A_{in}|_{max}$ della sinusoide del punto precedente applicabile al circuito

d) Disegnare e commentare l'andamento nel tempo della tensione nel punto di Source di T1 e T2 quando in ingresso viene applicato il segnale del punto b). Calcolare in questa situazione la distorsione della corrente in T2. Riflettere sulla distorsione di Vout rispetto alla distorsione della sola corrente di Drain di T2. Sarà maggiore o minore ?

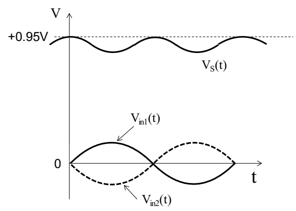


a) I_{T6}=500μA, $g_{m1}=g_{m2}$=1.4mA/V; V_{out}=0V perchè non c'è corrente in R3.

b) A_{out}=367mV.

c) V_{out} non può salire oltre una soglia sopra V_G(T2) : $2g_mR3v_{in2}+v_{in2}=0.6$ da cui si otterrebbe $A_{in}|_{max}$=16mV. V_{out} non può scendere oltre una soglia sotto V_G(T4) : $2g_mR3v_{in2}$=(0.95V+06V) da cui si otterrebbe $A_{in}|_{max}$=43mV. La condizione più stringente è quindi $A_{in}|_{max}$=16mV.

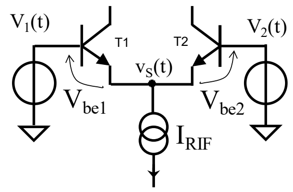
d) Il potenziale del Source del differenziale oscilla a frequenza doppia rispetto all'ingresso e è sempre negativa rispetto al suo valore di polarizzazione.



La distorsione $HD_3 \cong 0.01\%$.

La distorsione della corrente di T2 e della tensione V_{out} sono uguali: infatti la distorsione della corrente si manifesta come una forma diversa dalla perfetta sinusoide. La presenza dello specchio raddoppia l'ampiezza di questo segnale ma non ne cambia la forma lasciando quindi invariato il rapporto tra la sua terza armonica e la principale, entrambe raddoppiate.

7.4.2 Circuiti a BJT



Nel caso di un circuito con BJT come mostrato accanto il punto di partenza è il bilancio di tensioni sulla maglia che comprende i due transistori ed i due generatori:

$$v_1 - V_{be1} + V_{be2} - v_2 = 0$$

che può essere riscritta, ricordando che $I_c = I_0 e^{\frac{Vbe}{Vth}}$ come :

$$v_1 - V_{th}\ln\frac{I_{c1}}{I_0} + V_{th}\ln\frac{I_{c2}}{I_0} - v_2 = 0$$

ottenendo:

$$v_1 - v_2 = V_{th}\ln\frac{I_{c1}}{I_{c2}}$$

o equivalentemente:

$$\frac{I_{c1}}{I_{c2}} = e^{\frac{v_1-v_2}{V_{th}}}$$

Esso ci riconferma che se non ci fosse segnale (v_1=v_2=0) le due correnti dei BJT sarebbero uguali. Poiché I_{c1}+I_{c2}=I_{RIF} (a meno del fattore 1/β che distingue I_c da I_e) possiamo riscrivere l'equazione nella seguente forma:

$$\frac{I_{c1}}{I_{RIF}-I_{c1}} = e^{\frac{v_1-v_2}{V_{th}}} \quad \rightarrow \quad I_{c1} = I_{RIF}\frac{e^{\frac{v_1-v_2}{V_{th}}}}{1+e^{\frac{v_1-v_2}{V_{th}}}}$$

che può essere riscritta nelle seguenti due forme:

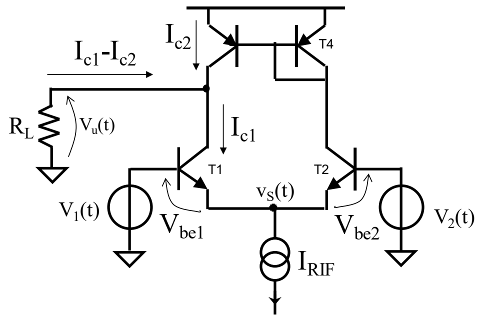
$$I_{c1} = \frac{I_{RIF}}{1+e^{-\frac{v_1-v_2}{V_{th}}}} \qquad \text{oppure} \qquad I_{c1} = I_{RIF}\frac{e^{+\frac{v_1-v_2}{2V_{th}}}}{e^{+\frac{v_1-v_2}{2V_{th}}}+e^{-\frac{v_1-v_2}{2V_{th}}}}$$

Quest'ultima è stata ottenuta ricordando che $e^{\frac{v_1-v_2}{V_{th}}} = e^{\left[\frac{v_1-v_2}{2V_{th}}+\frac{v_1-v_2}{2V_{th}}\right]}$ e svolgendo il minimo comune denominatore. Analogamente per I_{c2}:

$$I_{c2} = \frac{I_{RIF}}{1+e^{+\frac{v_1-v_2}{V_{th}}}} \qquad \text{oppure} \qquad I_{c2} = I_{RIF}\frac{e^{-\frac{v_1-v_2}{2V_{th}}}}{e^{+\frac{v_1-v_2}{2V_{th}}}+e^{-\frac{v_1-v_2}{2V_{th}}}}$$

Esse ci danno quindi la corrente totale in ognuno dei BJT in funzione del segnale applicato e potrebbero essere sviluppate in serie per analizzare i termini delle armoniche.

Come caso particolare pensiamo ad una applicazione in cui il differenziale abbia il carico a specchio e quindi una uscita single ended (si suppongano trascurabili tutte le correnti di Base):



In questo caso la grandezza utile è la differenza tra le due correnti (I_{c1}-I_{c2}) :

$$(I_{c1}-I_{c2}) = I_{RIF}\frac{e^{+\frac{v_1-v_2}{2V_{th}}}-e^{-\frac{v_1-v_2}{2V_{th}}}}{e^{+\frac{v_1-v_2}{2V_{th}}}+e^{-\frac{v_1-v_2}{2V_{th}}}} = I_{RIF}\cdot \mathrm{Tanh}\left(\frac{v_1-v_2}{2V_{th}}\right)$$

Ricordando l'espansione in serie $\mathrm{Tanh}\,X = X-\frac{1}{3}X^3+\frac{2}{15}X^5-\cdots$ (essa deriva dall'espansione in serie di $e^X-e^{-X}=\left[1+X+\frac{X^2}{2!}+\frac{X^3}{3!}+\cdots\right]-\left[1+(-X)+\frac{(-X)^2}{2!}+\frac{(-X)^3}{3!}+\cdots\right]$ in cui è evidente che si elida il termine in DC e che grazie al quadrato si elidano i termini pari) si ottiene :

$$(I_{c1}-I_{c2}) = I_{RIF}\left[\frac{v_1-v_2}{2V_{th}}-\frac{1}{3}\left(\frac{v_1-v_2}{2V_{th}}\right)^3+\frac{2}{15}\left(\frac{v_1-v_2}{2V_{th}}\right)^5-\cdots\right]$$

La corrente differenziale disponibile sul carico a valle dello specchio può così essere descritta dalla seguente espressione finale:

$$(I_{c1}-I_{c2}) = g_m(v_1-v_2)-\frac{I_{RIF}}{3}\left(\frac{v_1-v_2}{2V_{th}}\right)^3+\frac{2I_{RIF}}{15}\left(\frac{v_1-v_2}{2V_{th}}\right)^5-\cdots$$

dove:

i) manca il termine di polarizzazione perché, in assenza di segnale, è corretto che non passi corrente nel carico;

ii) il primo termine rappresenta la ben nota risposta lineare di T1 e T2 in serie, i cui segnali di corrente si sommano in R_L;

iii) i termini successivi rappresentano le componenti in eccesso rispetto alla risposta lineare e quantificano la distorsione introdotta dalla coppia differenziale. Si noti come manchino i termini a potenze pari.

Ne consegue che, in analogia con quanto già visto per gli stadi ad un transistore, possiamo introdurre i seguenti indicatori della non-linearità:

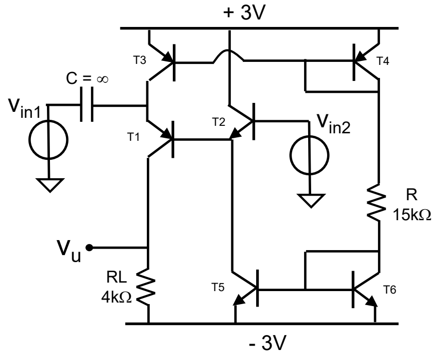
$$\varepsilon''(\%) = \frac{\text{Ampiezza termine quadratico}}{\text{Ampiezza fondamentale}} = 0$$

$$\varepsilon'''(\%) = \frac{\text{Ampiezza termine cubico}}{\text{Ampiezza fondamentale}} = -\frac{1}{3}\left(\frac{v_1 - v_2}{2V_{th}}\right)^2$$

Le distorsioni trovate sono piccole, come ci aspettiamo che sia in base a quanto accennato all'inizio del paragrafo, e molto inferiori a quelle di un equivalente stadio Emettitore a massa.

All'ingresso di uno stadio differenziale possiamo pensare quindi di applicare un segnale di tensione molto elevato a parità di non-linearità prodotta. Ad esempio se si volesse mantenere $\varepsilon < 1\%$ in un amplificatore Emettitore a massa, il massimo segnale sarebbe di $v_{in}=v_{be}=0.5mV$ mentre in uno stadio differenziale il massimo segnale sarebbe $(v_1-v_2)=8.7mV$!

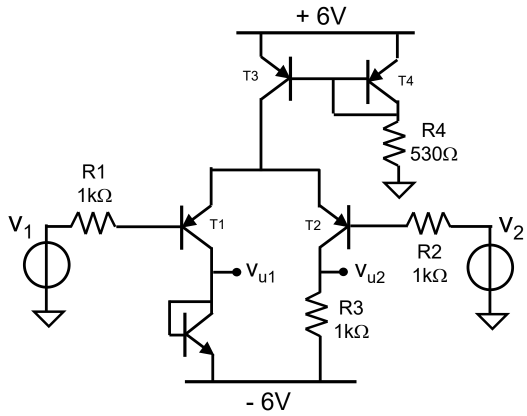
E7.16 *Considerare l'amplificatore a due ingressi della figura sotto, in cui i BJT abbiano β=200, Va=∞.*
a) Calcolare la tensione all'uscita in assenza di segnale.
b) Calcolare il guadagno del circuito, $G_{diff}=V_u/(V_{in1}-V_{in2})$, per un segnale differenziale ($V_{in1}-V_{in2}$) applicato all'ingresso
c) Calcolare il guadagno $G_{CM}=V_u/(V_{CM})$ per un segnale uguale in ampiezza e fase ai due ingressi ($V_{CM}=V_{in1}=V_{in2}$) e calcolare il massimo valore positivo e negativo di V_{CM} applicabile all'ingresso
d) Stimare la distorsione che si otterrebbe all'uscita Vu con un segnale differenziale all'ingresso ($V_{in1}-V_{in2}$)=10mV.
e) Supporre che il carico R_L abbia una componente capacitiva C_L=25pF. Calcolare il valore rms del rumore all'uscita dovuto solo ad R_L e calcolare l'ampiezza del segnale differenziale in ingresso $V_{diff}=(V_{in1}-V_{in2})$ che consenta di ottenere un S/N=1.



(*a*) – V_u=-1.77V
(b) – G_{diff}=48. Notare che il BJT T2 è sostanzialmente un follower.
(c) – G_{CM}=0; V_{CM+}=+2.8V; V_{CM-}=-1.6V
(d) – 10% . In pratica il circuito distorce come un Emettitore a massa in virtù del fatto che T2 riporta tutta la tensione della sua Base sulla Base di T1.
(e) – Il valore rms del rumore all'uscita è:

$\mathrm{RMS}=\sqrt{\frac{kT}{C_L}}$ = 12.6µV. Se in questo punto del circuito voglio avere S/N=1, il segnale all'uscita dovrà essere ampio 12.6µV e quindi il segnale differenziale da dare all'ingresso dovrà essere 12.6/G_{diff}=263nV.

E7.17 *Si riprenda il circuito dell'esercizio E7.6 i cui BJT abbiano β=250 e VA=∞*



Con un ingresso (v_1-v_2) ampio 10mV, calcolare la distorsione HD del segnale all'uscita V_{u2} (Find the distortion at the output for a differential input sinusoid (v_1-v_2) of amplitude 10mV). Come pensi che sia la distorsione all'uscita V_{u1}, maggiore, minore o uguale a quella misurata in V_{u2} ?

Data la presenza delle due resistenze R1 ed R2 di valore non trascurabile rispetto a β/g_m=1250Ω dei due BJT, l'effettiva tensione differenziale applicata agli ingressi dei transistori è ridotta a 5.5mV. Si ottiene così una HD_3=0.15%.
Poiché il carico all'uscita Vu1 non è lineare come in Vu2 (in cui c'è R3), e poiché la sua relazione I-V ha un andamento funzionale simile a quello di T1 e T2 che hanno generato la corrente non lineare (l'andamento di tipo esponenziale della corrente compensato dalla relazione logaritmica per riottenere la tensione Vu1), mi aspetto che la distorsione sia minore in Vu1 rispetto a quella calcolata in Vu2.

7.5 CIRCUITI DIFFERENZIALI CON INGRESSI A DIVERSE IMPEDENZE

Il circuito della Fig.7.14 è una possibile declinazione pratica dell'idea espressa a destra nella Fig.7.1 di un circuito a due ingressi in cui si usa un follower per accedere al Gate del transistore di segnale T2. Ne risulta un circuito con i due ingressi che mostrano due impedenze diverse.

Polarizzazione - Nell'ipotesi che i transistori siano identici (stessa V_T e stesso k), la corrente I dal generatore di corrente impone una certa V_{SG} in T1 che a sua volta impone la stessa corrente I in T2. Pertanto è definita la transconduttanza dei due transistori.

Applichiamo al circuito un **segnale differenziale** $v_{diff}=(v_1-v_2)$. Il transistore T1 funziona da follower ideale e trasferisce invariato il segnale di tensione v_1 al Gate di T2. Tutto il segnale applicato, v_{diff}, viene quindi a cadere ai capi del transistore T2 e ne comanda la corrente di Drain :

$$i_{c2} = (v_1 - v_2) \cdot g_m \tag{7.25}$$

Il circuito della Fig.7.14 ha inevitabilmente una sola uscita e presenta un elevato guadagno differenziale pari a :

$$G_d = \frac{v_u}{v_{diff}} = -g_m \cdot R_L \tag{7.26}$$

Se all'ingresso fosse applicato un **segnale di modo comune**, $v_1=v_2=v_{cm}$ la corrente attivata sarebbe nulla e quindi il guadagno di modo comune sarebbe:

$$G_{cm} = \frac{v_u}{v_{cm}} = 0 \tag{7.27}$$

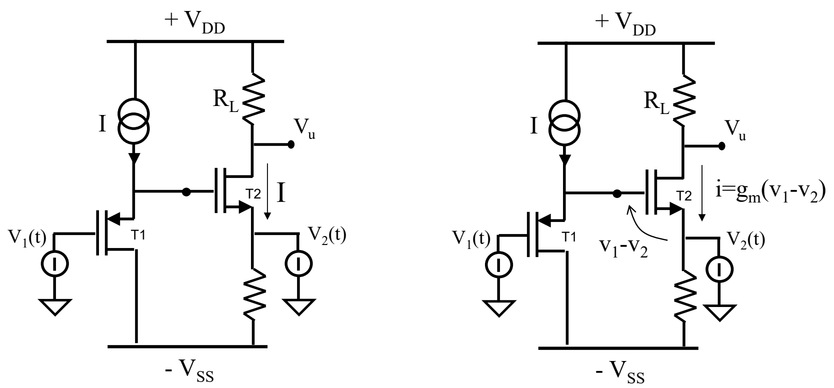


Fig. 7.14 *Esempio di circuito a due ingressi con impedenze diverse. A sinistra la Polarizzazione; a destra la risposta ad un segnale differenziale.*

Notate che il circuito ha l'uscita posta in polarizzazione a circa $V_{DD}/2$ la cui escursione non può mai andare sotto la massa, pur essendo tutto il circuito alimentato simmetrico tra V_{DD} e V_{SS}.
La Fig.7.15 mostra una possibile evoluzione dello schema circuitale appena visto. Il primo passo (Fig.7.15a) è raddoppiare lo stadio della Fig.7.14 ribaltandolo. Allora possiamo pensare di guidare la corrente di segnale ricca di informazione non sulle due resistenze R_L ma verso un punto più comodo. Lo specchio della Fig.7.15b fa proprio questo lavoro. Anche il ramo di sotto è stato variato allo stesso modo. Il carico R_L a questo punto può essere collegato ai due Drain dell'uscita dello specchio ed essere riferito a qualunque tensione, in particolare a massa, e consentire una escursione dell'uscita tra V_{DD} e V_{SS} come desiderato. Si noti come lo specchio gestisca correttamente anche la corrente I di polarizzazione, potendo essere scelta di qualunque valore senza mai pregiudicare la dinamica del circuito.
Notate che all'ingresso v_I della Fig.7.15a i due Drain possono essere messi insieme. come pure i due Drain. Per definire la tensione di questi ultimi possiamo pensare di collegarli direttamente all'ingresso così da assicurarci che i due MOSFET siano sempre in saturazione. Poiché i followers hanno come carico attivo due generatori di corrente, l'impedenza di ingresso rimarrebbe sempre elevatissima !

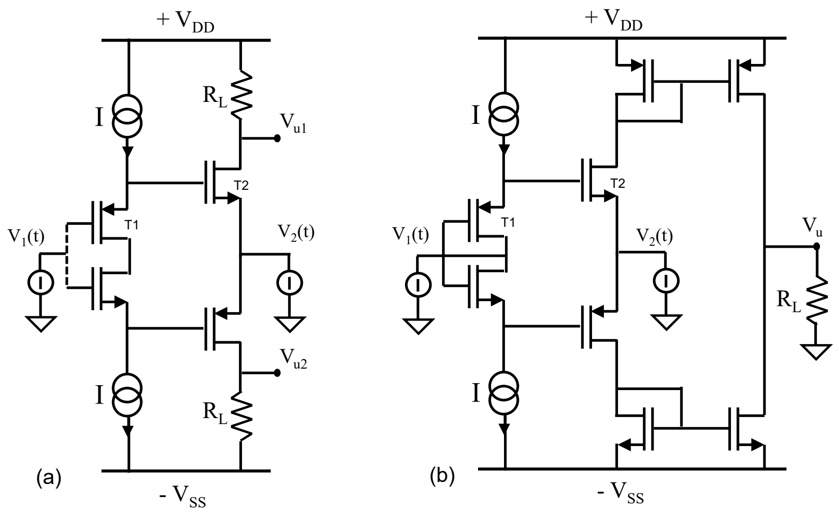


Fig. 7.15 *Sviluppo dell'idea della Fig.7.14 in un circuito reale a due ingressi usati negli amplificatori a retroazione di corrente, caratterizzati da un ingresso a bassa impedenza (v2) e da uno (v1) ad alta impedenza.*

7.6 DISTORSIONE NEI CIRCUITI NON SIMMETRICI A DUE INGRESSI

NON tutti i circuiti a due ingressi hanno la distorsione come quella del circuito della Fig.7.12 e data dalla (7.21). In generale, bisogna sempre analizzare come si adattano le tensioni di comando v_{gs1} e v_{gs2} dei due transistori della coppia. La Fig.7.16 confronta due circuiti la cui distorsione è molto diversa. Non è difficile verificare che i due circuiti della figura (con stessa V_T e stesso k) hanno lo stesso guadagno differenziale lineare, G_{diff}, lo stesso guadagno di modo comune, G_{cm}=0, le stesse impedenze di ingresso.

Per quanto riguarda la distorsione, il segnale differenziale del circuito a sinistra nella Fig.7.16 impone che il punto dei Source della coppia rimanga <u>sempre necessariamente fermo</u> in tensione. Infatti, a differenza dello stadio differenziale classico visto fino ad ora, la corrente è ora sempre necessariamente uguale nei due transistori e quindi i due transistori variano la loro v_{gs} sempre nella stessa maniera, comunque non lineare essa sia. Il punto di Source starà quindi sempre fermo. Pertanto la distorsione di questo stadio sarà molto più grande, in particolare pari alla distorsione di uno stadio Source a massa singolo:

$$\varepsilon'' = \frac{\text{Ampiezza termine quadratico}}{\text{Ampiezza fondamentale}} = \left(\frac{v_1 - v_2}{2}\right)\cdot\frac{1}{2\cdot V_{OD}} = \frac{v_{gs}}{2\cdot V_{OD}}$$

Non solo quindi la distorsione è molto maggiore ma essa contiene anche il termine quadratico:

$$\boxed{HD_2 \cong \left(\frac{v_1 - v_2}{2}\right)\frac{1}{4\cdot V_{OD}} \cong \frac{\varepsilon''}{2}}$$

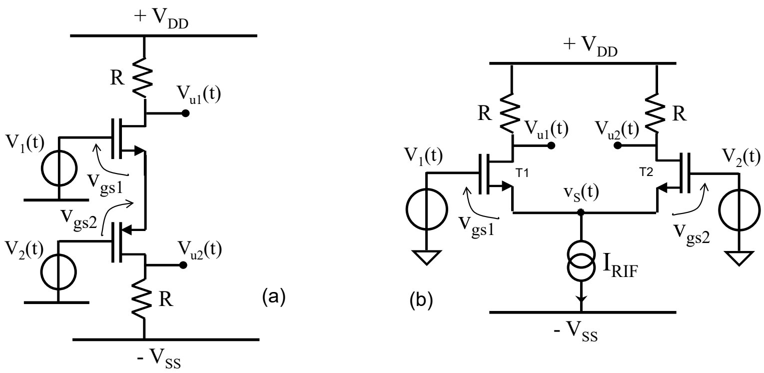


Fig. 7.16 *Confronto tra due circuiti a due ingressi: stesso G_{diff}, stesso G_{CM}, stessa impedenza di ingresso,* ***molto*** *diversa distorsione.*

7.7 RUMORE DI UN DIFFERENZALE

L'analisi del rumore in un circuito a due ingressi non differisce in alcun modo da quanto visto per un qualsiasi circuito elettronico. La presenza di due ingressi infatti non ha alcuna implicazione sul trasferimento del rumore dal punto dove si genera all'uscita. Ciò che merita attenzione e che quindi distingue un circuito differenziale da un normale circuito è invece la possibile presenza di due uscite, tra cui il segnale viene letto per differenza.

Per cogliere questo aspetto, facciamo riferimento al circuito della Fig.7.17 e ci poniamo l'obiettivo di calcolare il rumore presente all'uscita differenziale dovuto alla sola resistenza di coda R.
Mettiamo in evidenza il generatore di corrente di rumore in parallelo a R e calcoliamo la funzione di trasferimento di un "guizzo" di corrente verso l'uscita del circuito. Scopriamo che esso si divide in parti uguali tra i due rami dello stadio e che raggiunge le due uscite nello stesso istante con uguale verso ed intensità. Le due uscite pertanto si muoveranno in tensione della stessa quantità e nella stessa direzione, perfettamente sincrone ed in fase tra di loro, in ogni istante di tempo.

Se l'uscita di nostro interesse fosse la tensione differenziale tra i due morsetti (*double ended*), allora il RUMORE DIFFERENZIALE sarebbe NULLO. Questa conclusione è interessante: se all'ingresso venisse applicata una sinusoide differenziale, la ritroveremmo all'uscita (se vado a guardarla come differenza tra le due uscite) amplificata del guadagno differenziale ma priva del rumore dovuto a R.

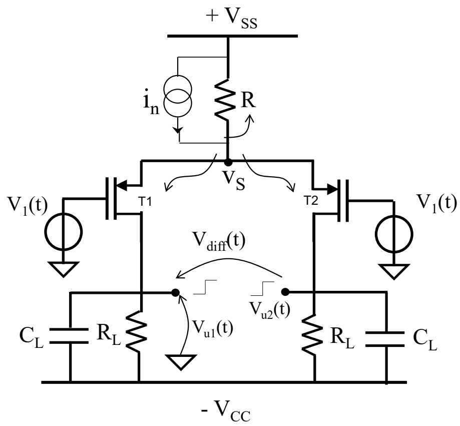


Fig. 7.17 *Calcolo del rumore in uscita dovuto alla resistenza di coda, R. Il segnale di rumore percorre i due rami del circuito con la stessa ampiezza e fase in ogni istante di tempo per cui le due uscite si muovono con uguale verso ed intensità.*

Se viceversa prendessimo il segnale da una sola uscita (uscita single-ended), essa sarà rumorosa, con densità spettrale

$$S_{U1}(f) = \frac{4kT}{R} \cdot \left(\frac{R}{R + \frac{1}{2}\frac{1}{g_m}} \cdot \frac{1}{2} \right)^2 \cdot R_L^2 \tag{7.30}$$

ed agirà su una banda equivalente per il rumore pari a

$BW = \dfrac{1}{4R_L C_L}$ da cui si calcolerebbe la barba di rumore $RMS = \sqrt{S_{U1}(f) \cdot BW}$.

Come esercizio calcoliamo il rumore presente all'uscita differenziale dovuto al solo MOSFET T2. Con riferimento alla Fig.7.18, messo in evidenza il generatore di corrente ed il verso della corrente di rumore, si vede che le due uscite si muovono in controfase (una va su e l'altra va giù) ed hanno valori diversi perché i cammini sono diversi. Quindi le due uscite sono correlate nel tempo a dare un segnale differenziale sempre presente in ogni istante di tempo e pari alla somma istante per istante delle ampiezze di ogni singola uscita

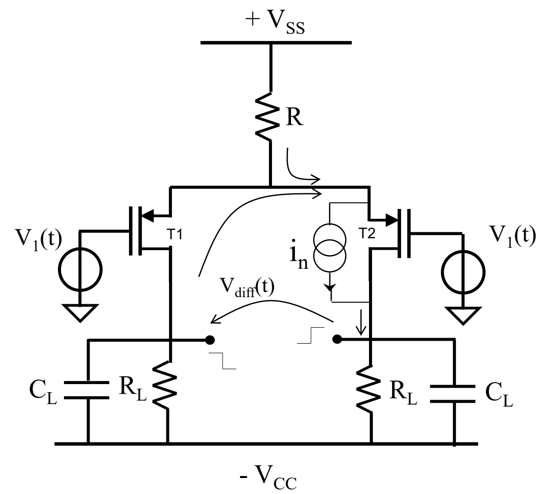


Fig. 7.18 *Calcolo del rumore in uscita dovuto al transistore T2. Si noti come le due correnti nei carichi si muovano in controfase mostrando in ogni istante un grande segnale differenziale.*

$$V_{U|diff} = i_n \frac{1/g_{m2}}{1/g_{m2} + 1/g_{m1} \| R} \cdot R_L + i_n \frac{1/g_{m2}}{1/g_{m2} + 1/g_{m1} \| R} \cdot \frac{R}{1/g_{m1} + R} R_L$$

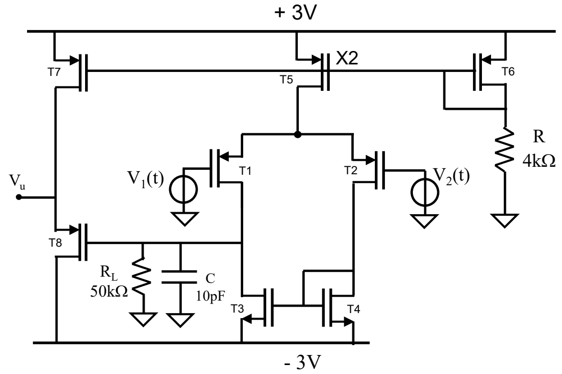
E' di questo segnale somma che dobbiamo fare la densità spettrale di potenza e non della densità spettrale di ogni uscita (!) :

$$S_U(f) = \frac{4kT}{1/g_m} \left(\frac{1/g_{m2}}{1/g_{m2} + 1/g_{m1} \| R} \cdot R_L + \frac{1/g_{m2}}{1/g_{m2} + 1/g_{m1} \| R} \cdot \frac{R}{1/g_{m1} + R} R_L \right)^2 \tag{7.31}$$

Il rumore trovato giustamente con la (7.31) è più grande di quello che avrei trovato erroneamente se avessi considerato scorrelati i due movimenti delle due uscite e ne avessi sommato le due densità spettrali. In effetti il guizzo differenziale all'uscita è sempre ampio circa il doppio di quello che avrei guardando una sola uscita verso massa e non beneficio mai della casuale elisione tra le due uscite (quando esse si muovono nella stessa direzione) che avrei se i due spostamenti fossero incorrelati.

“SEGNALI DI RUMORE” CORRELATI
Quando si analizza il rumore, SEMPRE pensare al “segnale di rumore” nel tempo, seguirlo nel circuito e vedere se e quanto sia correlato con se stesso in un altro punto del circuito.

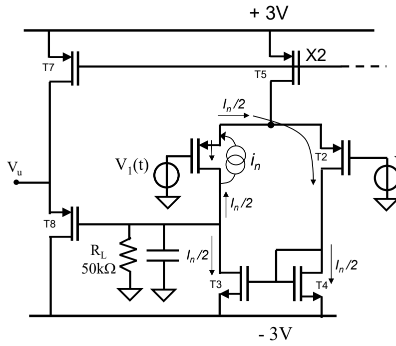
E7.18 *Si consideri il circuito proposto nella figura seguente, in cui i transistori abbiano V_T=0.6V, k=350µA/V² e VA=∞. Si noti che il solo transistore T5 ha W doppia e pertanto ha k=700µA/V².*



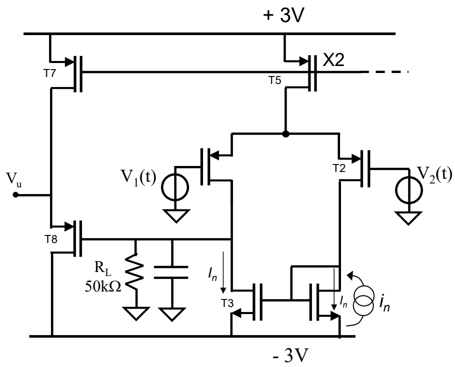
a) Ricavare il valore di transconduttanza dei due transistori T1 e T2.
b) Calcolare il guadagno di modo comune del circuito:
c) Calcolare la variazione della tensione d'uscita quando in ingresso venissero applicati v_1=5mV e v_2=-5mV.
d) Calcolare il contributo di densità spettrale di rumore in uscita a bassa frequenza dovuto al solo rumore di canale di T5.
e) Calcolare i contributi di densità spettrale di rumore in uscita a bassa frequenza dovuti a T1, T2, T3 e T4.
f) Calcolare il valore RMS in uscita dovuto a tutti i contributi calcolati nei punti precedenti.
g) Calcolare il valore RMS in uscita dovuto al solo rumore della resistenza R dello specchio. Successivamente suggerire un intervento nel circuito affinchè il suo valore RMS eguagli quello trovato al punto precedente senza cambiare la polarizzazione del circuito.

a) $I_{T1}=I_{T2}$=350µA, $g_{m1}=g_{m2}$=700mA/V ($1/g_m$=1430Ω)
b) G_{cm}=0
c) v_u=-350mV
d) Mettendo in evidenza il generatore di corrente di rumore in T5 e dando un verso al guizzo di corrente, ad esempio in giù, si vede che questo si divide ugualmente nei due transistori, e che entrambi vengono riassorbiti da T3 e T4. Come conseguenza nulla scorre in RL e pertanto il rumore in uscita e' nullo.
e) Il guizzo di rumore i_n di T1 viene per metà riassorbito da T1 stesso. L'altra metà va contemporaneamente in T3 e specchiato su Rl, e contemporaneamente scende in T2 e raggiunge anch'esso RL sommandosi in fase. In definitiva tutto il rumore di T1 scorre in RL e quindi si ripercuote in uscita:

$$S_{T1}(f) = \frac{4kT}{\frac{1}{g_{m1}}}\frac{2}{3} \cdot R_L^2 = 18.6x10^{-15}\frac{V^2}{Hz} = \left(136\frac{nV}{\sqrt{Hz}}\right)^2$$



Lo stesso vale per T2 che genera un rumore assolutamente scorrelato rispetto a T1 e quindi che andrà a sommarsi quadraticamente con il precedente.
Anche il rumore di T4 si trasferisce completamente su RL.



Infatti tutto si richiude in T4 e viene specchiato in T3 ed inviato in RL. Il suo valore è quindi esattamente uguale a quello calcolato sopra. Stesso discorso per T3, anche se per motivazioni diverse, perché lui viene tutto direttamente inviato in RL. In totale si ha :

$$S_{TOT}(f) = S_{T1}(f) + S_{T2}(f) + S_{T3}(f) + S_{T4}(f) = \left(273\frac{nV}{\sqrt{Hz}}\right)^2$$

f) $RMS = \sqrt{\int S_{TOT}(f) \cdot \frac{1}{4\tau} df} = 193\mu V$

g) Il rumore di R verrà specchiato in T5 (che abbiamo capito NON darà alcun contributo all'uscita) ed in T7. Quest'ultimo si tramuta in tensione di rumore all'uscita sulla 1/gm di T8. Non essendoci alcuna limitazione in banda, il contributo RMS di questo rumore sarebbe infinito. Per limitarlo bisognerebbe mettere una capacità sul morsetto d'uscita.

7.8 COMPORTAMENTO IN FREQUENZA DI UNO STADIO DIFFERENZALE

L'analisi in frequenza di un circuito a due ingressi non differisce da quello ad un solo ingresso. Tuttavia è opportuno rivedere alcuni casi particolari alla luce del fatto che l'applicazione di segnali differenziali o di modo comune può escludere dalla funzione di trasferimento delle capacità pur presenti nel circuito.

7.8.1 Considerazioni che semplificano l'analisi in frequenza

Si pensi ad esempio ai due casi proposti nella Fig.7.19. A sinistra è il caso di uno stadio pilotato da un segnale differenziale. Poiché il punto di Source dobbiamo considerarlo fisso (ricordiamoci che quando si analizza in frequenza un circuito necessariamente lo si deve considerare lineare) la capacità eventualmente presente in parallelo alla resistenza di coda R non introduce alcun polo e zero. In essa infatti non deve essere fornita carica ed è quindi trasparente al funzionamento del segnale differenziale.

Analogamente le due capacità C_{sg} presenti nel circuito a destra della Fig.7.19 non introducono alcuna limitazione in banda per il trasferimento di modo comune. Anche in questo caso infatti la tensione ai capi dei due transistori, tra Source e Gate, non varia nel tempo e quindi non si deve modificare la carica presente sui piatti dei condensatori.

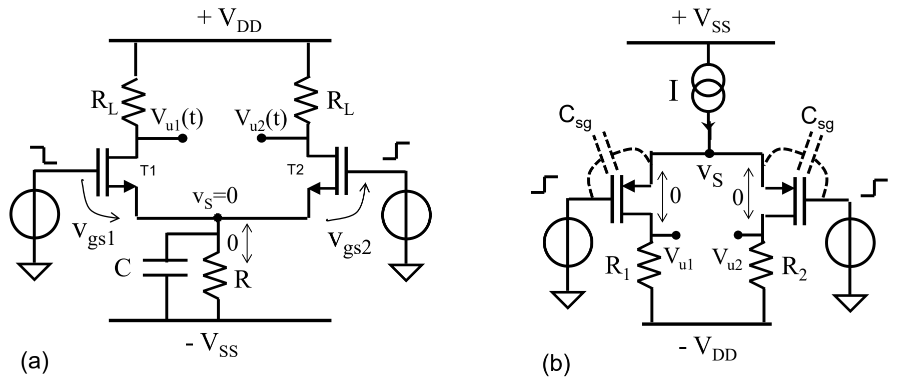


Fig. 7.19 *(a) Stadio pilotato da segnale differenziale in cui la capacità C non partecipa al trasferimento verso l'uscita; (b) Stadio pilotato da segnale di modo comune in cui le due capacità C_{sg} non partecipano al trasferimento verso l'uscita.*

Anche il caso mostrato nella Fig.7.20 merita qualche considerazione. Vediamo che ci sono due capacità indipendenti e quindi ci aspettiamo due poli nella funzione di trasferimento ed eventualmente uno o due zeri. Supponiamo inizialmente che le due resistenze di carico, R_L, siano uguali e le due capacità di carico, C_1 e C_2, siano diverse tra loro in modo da produrre due costanti di tempo diverse, così da affrontare il problema in termini generali. Supponiamo che in ingresso al circuito venga applicato un segnale differenziale.
Se l'uscita fosse presa single-ended, le funzioni di trasferimento sarebbero molto semplici:

$$\frac{v_{u1}(s)}{v_{diff}(s)} = -\frac{1}{2} g_m R_L \frac{1}{1+s\tau_1} \qquad \frac{v_{u2}(s)}{v_{diff}(s)} = \frac{1}{2} g_m R_L \frac{1}{1+s\tau_2} \tag{7.32}$$

dove $\tau_1=R_LC_1$ e $\tau_2=R_LC_2$. Ogni singola funzione di trasferimento avrebbe un polo e l'ottimizzazione della banda passante verso una delle due uscite sarebbe indipendente dal carico sull'altra uscita.

Se l'uscita venisse presa differenziale, la funzione di trasferimento sarebbe invece:

$$\frac{v_{u1}(s)-v_{u2}(s)}{v_{diff}(s)} = -\frac{1}{2} g_m R_L \left[\frac{1}{1+s\tau_1} + \frac{1}{1+s\tau_2}\right] = -g_m R_L \left[\frac{1+s\left(\frac{\tau_1+\tau_2}{2}\right)}{(1+s\tau_1)\cdot(1+s\tau_2)}\right] \tag{7.33}$$

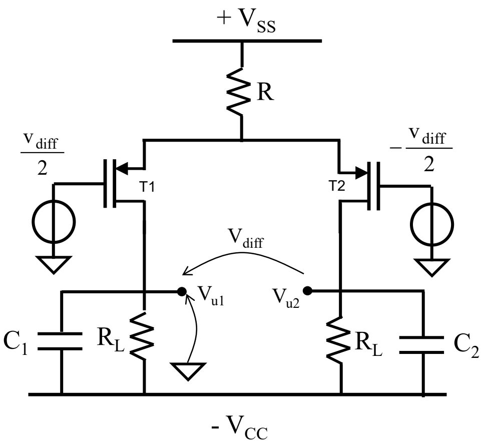


Fig. 7.20 *Calcolo della funzione di trasferimento del circuito avente due carichi capacitivi diversi.*

Effettivamente la funzione di trasferimento verso l'uscita differenziale presenta due poli ed uno zero intermedio tra i due.
Se però ci mettiamo nel caso particolare di $\tau_1=\tau_2=\tau$ (nell'esempio $C_1=C_2$), allora la funzione di trasferimento si semplifica e diventa:

$$\frac{v_{u1}(s)-v_{u2}(s)}{v_{diff}(s)}=-g_m R_L\left[\frac{1}{1+s\tau}\right] \tag{7.34}$$

Il risultato può esssere interpretato come dovuto al fatto che l'evoluzione temporale dei due morsetti di uscita dovrà essere uguale perché uguali sono le correnti che giungono al carico ed uguali sono le costanti di tempo del carico. La somma di due evoluzioni temporali uguali produce una evoluzione di ampiezza doppia ma stessa costante di tempo.

L'esempio appena visto evidenzia come la simmetria e l'uguaglianza dei carichi non solo aiuti a rendere il circuito più facilmente analizzabile ma anche lo renda più semplice nella sua risposta temporale. Da qui l'utilità pratica ad individuare le simmetrie ed a sfruttarle in fase di progetto.

7.8.2 Calcolo della risposta ad un segnale differenziale

Supponiamo ora di voler analizzare la risposta di uno stadio differenziale quando le capacità C_{gs} dei due transistori non siano trascurabili. Qualora si volesse svolgere i calcoli, dovremmo valutare la corrente prodotta su segnale differenziale, aiutandoci dallo schema su segnale della Fig.7.21:

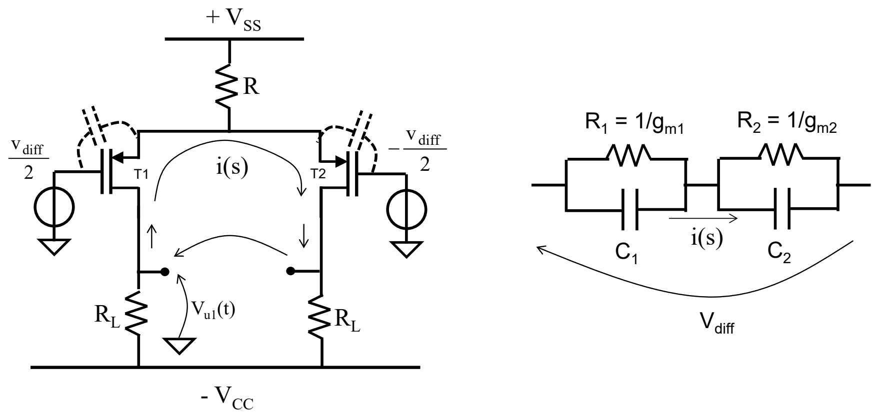


Fig. 7.21 *Calcolo della risposta in frequenza di un circuito differenziale in presenza delle capacità C_{gs} dei transistori.*

$$v_{gs1}(s) = \frac{v_{diff}}{\frac{R_1}{1+sR_1C_1} + \frac{R_2}{1+sR_2C_2}} \cdot \frac{1}{1+sR_1C_1} = \frac{v_{diff}(1+sR_1C_1)(1+sR_2C_2)}{R_1+sR_1R_2C_2+R_2+sR_1R_2C_1} \cdot \frac{1}{1+sR_1C_1}$$

La corrente ai Drain dei MOSFET è quindi :

$$i_d(s) = g_m v_{gs1}(s) = \frac{v_{diff} \cdot R_1}{R_1+R_2} \cdot \frac{(1+sR_2C_2)}{(1+sR_1\|R_2(C_1+C_2))}$$

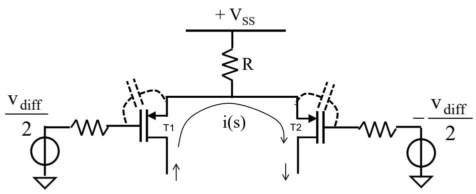
Se $\tau_1=\tau_2$ ($C_1=C_2$, $R_1=R_2$) si ottiene la semplice espressione:

$$i_d(s) = \frac{v_{diff}}{2} \cdot g_m$$

A questa espressione (senza costanti di tempo !) si sarebbe potuto arrivare subito ricordandoci che il punto di Source sta fisso in tensione ed analizzando solo mezzo circuito. La risposta della corrente è immediata perché le capacità sono pilotate direttamente da un generatore di tensione ideale. Di nuovo è importante sottolineare come il risultato sia così semplice solo perché il circuito è ben bilanciato, come è opportuno sempre fare quando si progettano circuiti a due ingressi.

Quanto visto ci guida a concludere che se il circuito differenziale avesse anche una resistenza R_{in} in serie al Gate l'analisi darebbe una :

$$i_d(s) = \frac{v_{diff}}{2} \cdot g_m \cdot \frac{1}{1+sR_{in}C_{sg}}$$



E7.19 *Considerare l'amplificatore seguente, utilizzante MOSFET aventi V_T=0.5V, k=1mA/V^2 e $r_0=\infty$.*

a) Calcolare il valore in DC della tensione all'uscita, Vu, e della tensione V_A nel punto A

b) Calcolare il guadagno G(0)=Vu/Vin del circuito a bassa frequenza.

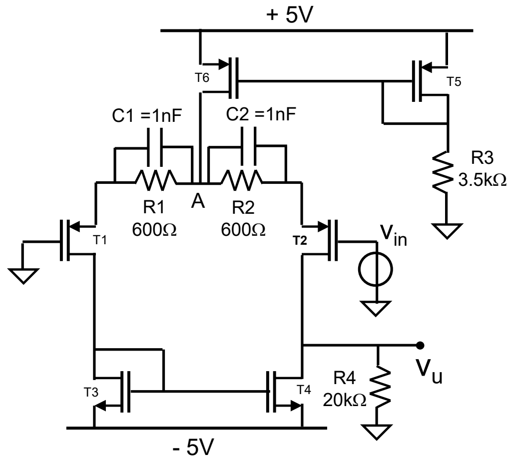
c) Calcolare il massimo segnale sinusoidale, $V_{in}|_{max}$, a bassa frequenza applicabile all'ingresso.

d) Trovare i poli e gli zeri del trasferimento tra Vin e Vu e disegnarne in un diagramma di Bode quotato (modulo e fase) l'andamento in funzione della frequenza.

e) Calcolare la densità spettrale di rumore all'uscita, $Su|_{T1}$ a bassa frequenza dovuta al solo transistore T1.

f) Calcolare il valore RMS del rumore in uscita dovuto alla sola resistenza R3.

g) Stimare la distorsione di 2nda armonica (HD2) in uscita quando in ingresso viene applicato un segnale sinusoidale ad alta frequenza ampio 20mV.



a) Il ramo T5 dello specchio sopra fissa una corrente di 1mA, che viene riproposta al resto del circuito, suddividendosi metà in T1 e metà in T2. Lo specchio sotto assorbe perfettamente queste correnti e quindi nulla scorre in R4. Pertanto V_u si pone allo stesso potenziale a cui è collegato R4, V_u=0V. I transistori T1 e T2 hanno V_{GS}=1.2V e quindi V_A si trova a circa +1.5V.

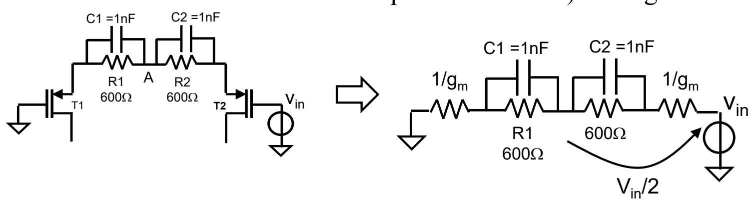
b) G=-15.3

c) Quando v_{in} scende, v_u sale. Poiché essi coincidono con il Gate ed il Drain di T2 e partono da 0V, abbiamo solo 0.5V (una V_T) a disposizione per lo spostamento reciproco:

$$v_{in}+15.3 \cdot v_{in}=0.5V$$

a cui corrisponde v_{in}=30mV.
Quando v_{in} sale, v_u scende ed ha enormemente più spazio a disposizione per farlo (circa 4.5V) e pertanto non limita di certo la dinamica. Concludendo, la sinusoide in ingresso dovrà avere al massimo ampiezza pari a $v_{in}|_{max}$=30mV.

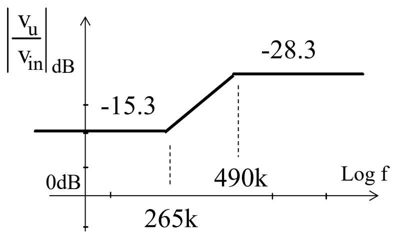
d) Il circuito di cui bisogna calcolare la corrente attivata dal segnale v_{in} (e che scorrerà fino al carico R4 attraverso lo specchio in basso) è il seguente :

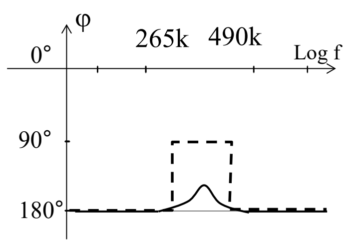


Essendo il circuito simmetrico ed essendo la corrente necessariamente identica lungo la maglia, si ottiene :

$$T(s) = -\frac{1}{2} \cdot 2 \cdot R_4 \cdot \frac{1}{R_2 + 1/g_m} \cdot \frac{1 + sCR_2}{1 + sCR_2 \| 1/g_m}$$

La funzione di trasferimento avrà un solo polo ed un solo zero alle frequenze fp=490kHz e fz=265kHz. La presenza di un polo e di uno zero è anche prevedibile considerando che sia a bassa frequenza che ad alta frequenza il guadagno complessivo lo devo immaginare finito, come risulta effettivamente dai diagrammi di Bode di T(s):

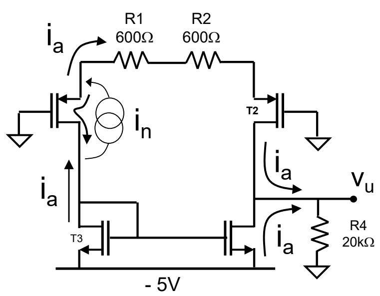




e) Metto in evidenza il generatore di rumore di corrente in T1, come visualizzato nella figura accanto e calcolo la corrente i_a che riesce a raggiungere il carico in uscita :

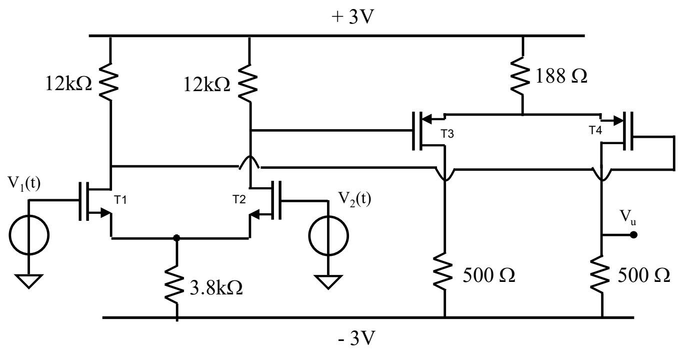
$$i_a = i_n \cdot \frac{1}{g_m} \cdot \frac{1}{\frac{1}{gm} + R_1 + R_2 + \frac{1}{gm}}$$

Questa corrente di rumore produce in uscita una densità spettrale pari a :
$S_u|_{T1}=1.8 \cdot 10^{-15}\ V^2/Hz = (42nV/\sqrt{Hz})^2$



f) La corrente di rumore di R3 scorre in entrambi i transistori T1 e T2 e viene perfettamente riassorbita dallo specchio sotto. Pertanto non scorre corrente di rumore nel carico e quindi il valore RMS è nullo.
g) HD2=0.36%

E7.20 *Il seguente circuito, costituito da due stadi differenziali in cascata accoppiati in continua, è realizzato con MOSFET a canale n aventi V_T=0.6V e k_n=1mA/V^2 e con MOSFETs a canale p aventi V_T=0.5V e k_p=4mA/V^2.*
a) Calcolare il valore della tensione stazionaria del morsetto di uscita in assenza del segnale d'ingresso.
b) Calcolare il valore del CMRR di tutto il circuito.
c) Calcolare la dinamica di ingresso del circuito.
d) Supponendo di poter sostituire le resistenze poste tra il Source e le alimentazioni di entrambi gli stadi con due generatori di corrente aventi resistenza di uscita r_o=40kΩ, calcolare il miglioramento ottenibile nel CMRR.



(*a*) $I_{T1}=I_{T2}$=250µA, $1/g_{m1}=1/g_{m2}$=1kΩ, $V_{GT3}=V_{GT4}$=0V, $I_{T3}=I_{T4}$=4mA e $1/g_{m3}=1/g_{m4}$=125Ω, da cui si ottiene V_u=-1V.
(*b*) Un segnale differenziale all'ingresso viene amplificato per -12 dalla prima coppia differenziale e poi per -2 dalla seconda coppia. Complessivamente, il guadagno differenziale, dato dal prodotto dei guadagni differenziali di ogni singolo stadio, vale G_d=+24.
Un segnale di modo comune all'ingresso viene amplificato di -1.4 dal primo stadio e di -1 dal secondo, fornendo un guadagno di modo comune complessivo pari a G_{cm}=+1.4. Quindi CMRR≅25dB.
(*c*) Valuto la massima escursione possibile dell'uscita prima che uno dei due transistori vada in Ohmico : $v_{g4}+v_{g4}(500/125)$=1.5V da cui ottengo lo spostamento massimo concesso a v_{g4}=300mV. Esso è anche lo spostamento del Drain di T1. Il

corrispondente segnale all'ingresso sarà quindi (v_1-v_2)=50mV. Noto che tutti questi segnali sono ben più piccoli di quelli che porterebbero uno dei due transistori della coppia differenziale a spegnersi.
(d) - La sostituzione delle due resistenze da 6.6kΩ e da 1kΩ con il generatore avente r_o=40kΩ non altera il comportamento su segnale differenziale, ma riduce notevolmente il guadagno di modo comune elevando il rapporto di reiezione di modo comune a CMRR≅93dB.

7.9 COMPORTAMENTO CON GRANDI SEGNALI IN INGRESSO

Si consideri ora il caso in cui i segnali applicati all'ingresso dello stadio differenziale non siano dei piccoli segnali. In questi casi non si può più utilizzare la relazione lineare nel trasferimento del segnale tra ingresso ed uscita, caratterizzata dalla transconduttanza g_m, bensì la relazione caratteristica propria del transistore impiegato, quadratica nel caso dei MOSFET o esponenziale nel caso del BJT.

Se ad esempio si vuole studiare il comportamento del circuito della Fig.7.2 in risposta ad un segnale differenziale d'ingresso di ampiezza qualsiasi, si deve imporre che

$$v_d = v_1 - v_2 = v_{be1} - v_{be2} \qquad \text{e che} \qquad I_{c1} + I_{c2} = I \tag{7.35}$$

e scrivere che

$$I_{c1} = I_{s1} e^{\frac{v_{be1}}{V_T}} \qquad I_{c2} = I_{s2} e^{\frac{v_{be2}}{V_T}} \tag{7.36}$$

È facile verificare che, se $R_1=R_2=R_L$, il segnale di uscita è dato da

$$v_u = v_{u1} - v_{u2} = I \cdot R_L \cdot \mathrm{Tanh}\left(-\frac{v_d}{2V_T}\right)$$

il cui andamento è riportato nella Fig.7.22. Quindi la corrente I di polarizzazione dello stadio differenziale fluisce in uno o nell'altro dei due transistori bipolari se $V_d \cong \pm 2V_T = \pm 50\text{mV}$.

Considerazioni analoghe si applicano agli stadi differenziali a FET (E5.11), utilizzando al posto della (5.10) le rispettive relazioni quadratiche. Si può verificare che se lo stadio differenziale fosse a JFET, lo sbilanciamento richiesto per avere la

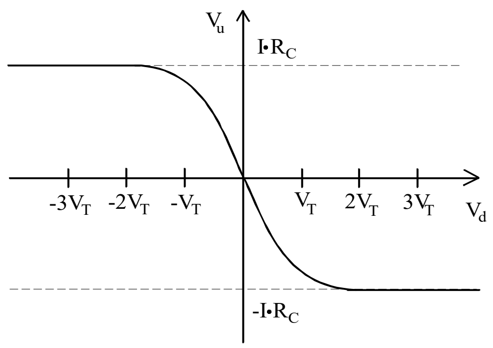
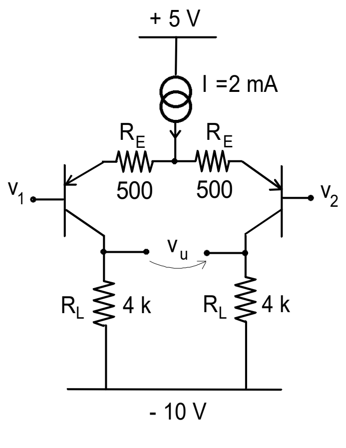


Fig. 7.22 *Andamento della tensione differenziale all'uscita di uno stadio differenziale a BJT, in funzione del segnale differenziale di ingresso.*

completa commutazione della corrente da un transistore all'altro dello stadio sarebbe dell'ordine di V_P. Nel progettare stadi differenziali con JFET bisogna fare attenzione che la corrente I erogata dal generatore sia minore della I_{DSS}. Se così non fosse, quando all'ingresso viene applicato un segnale tale da commutare tutta la corrente in uno solo dei due transistori, questo sarebbe forzato a polarizzare direttamente la sua giunzione Gate-Source con un conseguente aumento della corrente di Gate.

Da ultimo, giova ricordare che tutti gli stadi differenziali, sia a MOSFET che a BJT, traggono vantaggio dalla introduzione delle resistenze di degenerazione R_S in serie al l'Emettitore (Source) in quanto esse fanno aumentare la dinamica differenziale di ingresso, estendendola da $2V_T$ o V_P a circa $R_E \cdot I$ (cfr. E7.21).

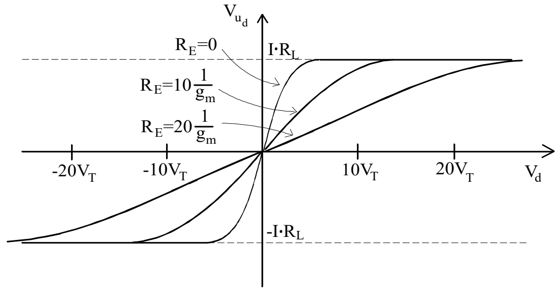
E7.21 *Si consideri il seguente stadio differenziale.*
a) Valutare il trasferimento v_u/v_d per piccoli segnali differenziali.
b) Costruire per punti il grafico della relazione per grandi segnali, v_u/v_d evidenziando il valore asintotico della tensione di segnale in uscita.
c) Calcolare il massimo valore di v_{in} che garantisca una non linearità <5%.



(*a*) - La presenza delle resistenze R_E determina un guadagno differenziale

$$G_d = \frac{v_u}{v_d} = \frac{R_L}{1/g_m + R_E} = 7.62$$

(*b*) - La funzione di trasferimento tra $v_d=v_1-v_2$ e v_u può essere considerata lineare fintanto che la frazione di segnale ai capi della giunzione Base-Emettitore è minore di circa V_T. Poiché nel circuito in esame $R_E=20/g_m$, la curva v_u/v_d è pressoché lineare fino a circa $20V_T$. Oltre questo valore essa si discosta dalla linearità e satura al valore $v_u=I\cdot R_L$, corrispondente alla situazione in cui la corrente in un transistore è pari ad I e nell'altro è nulla.



(*c*) - Affinché la non linearità sia inferiore al 5% bisogna che sia soddisfatta la seguente relazione

$$v_{be}=\frac{v_d}{2}\cdot\frac{1/g_m}{1/g_m+R_E}<2.5mV$$

da cui si ricava un valore $v_d<110mV$.

Concludendo questo settimo capitolo hai concluso la tua settima fatica. Sentiti sempre come Ercole.

Come settima fatica, Euristeo chiese ad Ercole di portargli il toro di Creta. Questo toro era uscito dalle acque del mare per volere di Poseidone affinché il re Minosse potesse sacrificarlo per lui. Minosse, però, colpito a tal punto dalla bellezza del toro, lo lasciò libero di vagare per le sue terre e sacrificò a Poseidone un altro toro. Il dio, infuriato, fece diventare il toro una furia orrenda che emetteva fiamme dalle narici e che da quel momento seminò la distruzione sull'isola, rendendosi inavvicinabile da chiunque.

Ercole fu così spedito sull'isola, alla corte di Minosse. Si recò nelle campagne in attesa che il mostro si facesse vivo. Quando apparve in tutto il suo maestoso orrore, carico di furia e con le narici fiammeggianti, Ercole stava per essere sopraffatto. Ma riuscì a stringere la presa sulle corna dell'animale, a torcergli il collo con la sua forza prodigiosa ed a far perdere conoscenza alla bestia, che cadde a terra. Così Ercole caricò l'animale sulla sua nave e lo condusse da Euristeo. Costui voleva sacrificare l'animale ad Era ma costei rifiutò, gelosa della gloria di Ercole. Il toro fu quindi lasciato libero, vagò per la piana di Maratona, dove prese a tormentarne gli abitanti. Per Ercole comunque un'altra fatica era compiuta.